



Digital systemを利用した 干渉計制御

2009/4/6(月) LCGT meeting
東京大学宇宙線研究所 宮川 治



デジタルシステムの利点と欠点

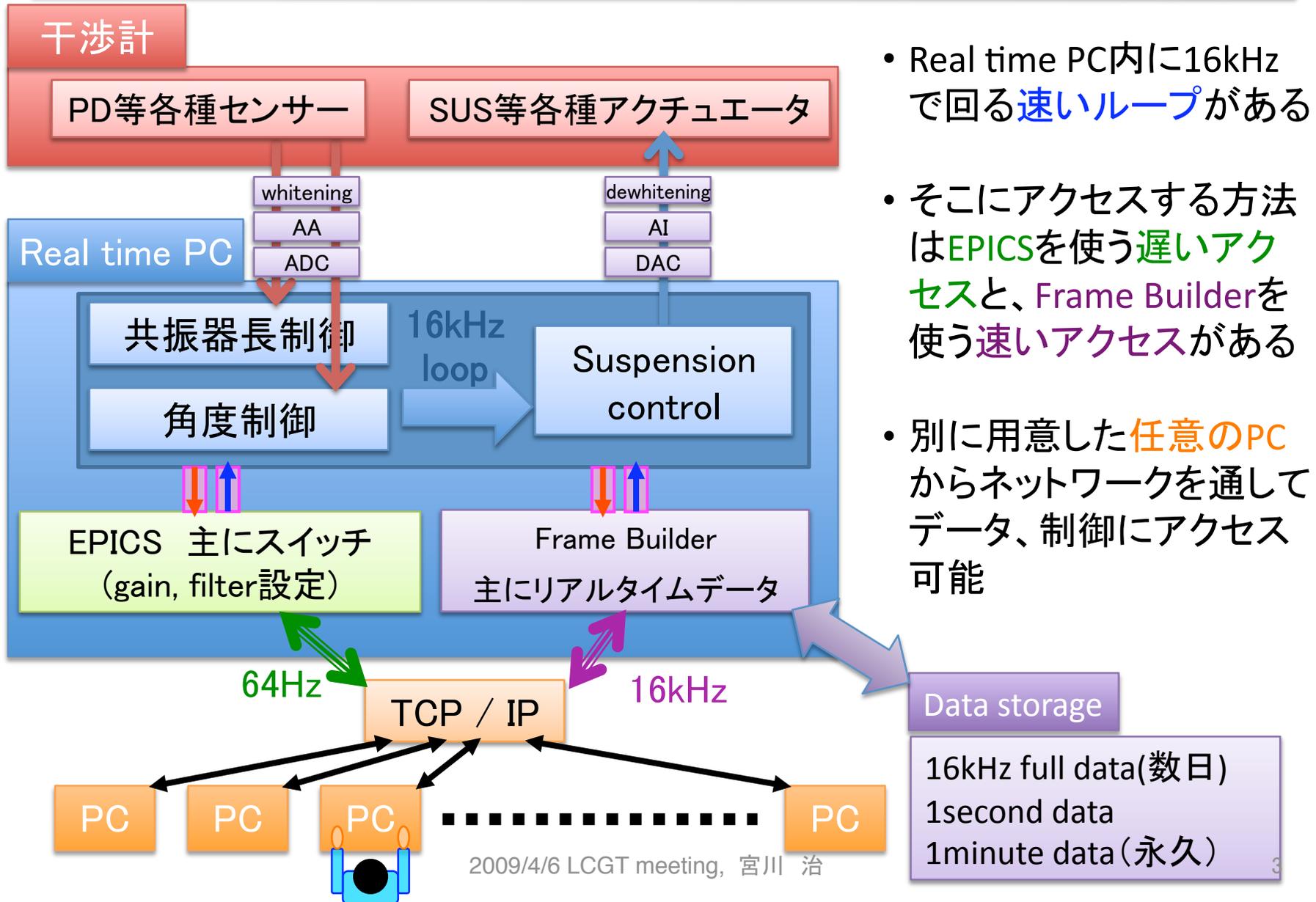


- ひと言で言うと、「干渉計へのアクセスのしやすさを提供する」
 - フィルターの設計制作が簡単
 - ゲイン、信号等の切り替えの自動化
 - 全パラメータの記憶
 - 開発された技術を簡単にコピーできる
- 干渉計全体を把握出来る人を増やす
 - 初心者でもほんの少しの訓練で干渉計が触れる
 - 誰がやっても最適化のレベルが毎回同じで、その状態が長く続く
 - 長期観測時等のためのオペレーター制度の採用の可能性
- 感度向上のための時間の短縮につながる

- デジタル固有の問題がある(ゼロ割、ゼロゲインによる遅延など)
- 一ヶ所動かないとすべてのループがとまることがよくある
- 遅い(16kHzサンプリングでUGF=300~400Hz)
 - LCGT、CLIOなら大丈夫
- ADC、DACのノイズが大きい、alias, imageがある
 - whitening, dewatering, anti alias, anti imaging filterが必要



デジタル制御の概念図



- Real time PC内に16kHzで回る**速いループ**がある
- そこにアクセスする方法は**EPICS**を使う**遅いアクセス**と、**Frame Builder**を使う**速いアクセス**がある
- 別に用意した**任意のPC**からネットワークを通してデータ、制御にアクセス可能



What CLIO needs



- 1 set of Advanced LIGO type new digital system
 - Super Micro社 2quad processors, RAID HDD
 - CentOS, Real Time Linux, Matlab
 - Expansion chassis
 - ADC
 - DAC
 - Output Binary
 - CDS software (RTFE, DAQS, LDAS?, NDS?, EPICS, AWG, DTT, foton, dataviewer, striptool, ezca, tds, burt, conlog)
 - General linux for operation and monitor
- Related Analog circuits
 - Timing system
 - Whitening, dewhitening, anti aliasing, anti imaging filters



Channel list for 1st stage



ADC 16kHz

- LSC: (Per arm DC, RF) x2= 4ch
- MC REFL: (DC,RF) = 2ch
- MC Trans: 1ch
- MC to PZT :1ch
- In-line to MC feed around :1ch
- In-line to MC end :1ch
 - Total 10ch

ADC 256Hz

- Laser power 1ch
- Seismic 1ch
- Acoustic 1ch
- Temperature 1ch
 - Total 4ch

DAC

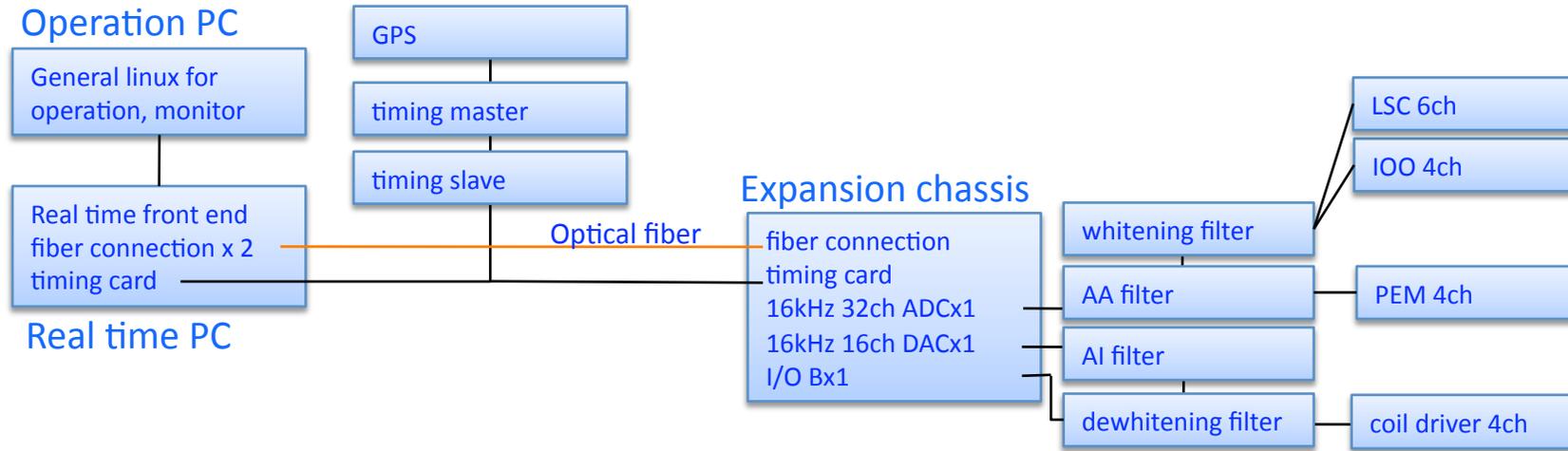
- IFO: 1 SUS x 4 coils = 4ch
 - Total 4ch

Binary I/O

- 1SUS x 4coils = 4ch
 - Total 4ch



CLIO digital block diagram: 1st stage



Qty 1st	Qty2nd	final Qty	Part Number	Description	Vendor	Price	1st stage cost	2nd stage cost	total cost
1	0	1	Fire X4600 ?processors	Work station	SUN	11000	11000	0	11000
1	2	3		Expansion chassis	Dolphin or MAGMA	4000	4000	8000	12000
0	4	4		150m Fiber optical patch cableLC-LC Duplex MM	CDW	200	0	800	800
1	1	2		10m Fiber optical patch cableLC-LC Duplex MM	CDW	100	100	100	200
1	4	5	PCI66-16AI64SSA-64-50M	ADC Modules	General Standards	4000	4000	16000	20000
1	4	5	PCI66-16AO16-16-F0-DF	DAC Modules	General Standards	4000	4000	16000	20000
1	3	4	PCI-IIRO-16	Binary I/O Modules	CHASSIS PLANS	400	400	1200	1600
3	11	14		68pin SCSI cable		50	150	550	
							0	0	0
1	0	1		Matlab, simulink		2000	2000	0	2000
1	0	1		Real time linux core	Windrevier	2000	2000	0	2000
							32010	49970	81000

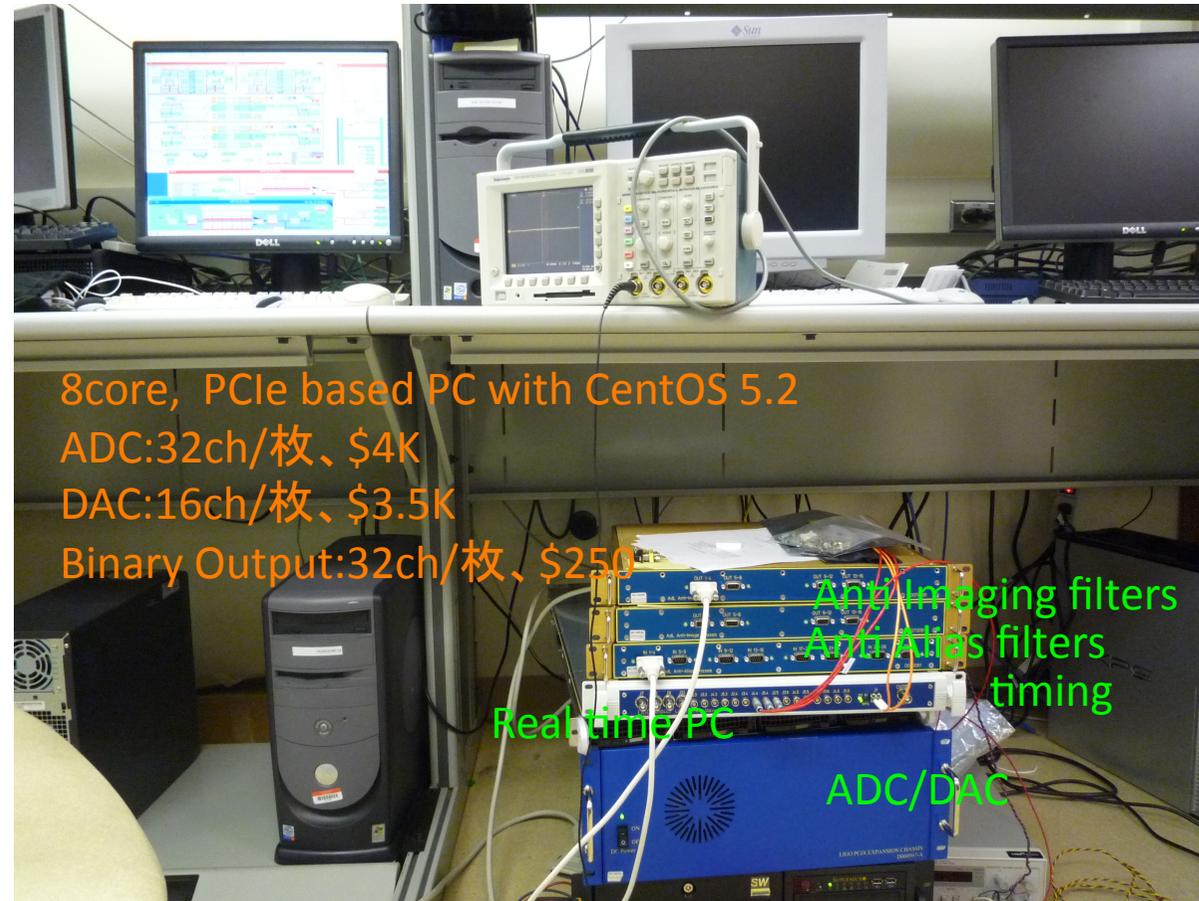


CaltechにてCLIOセンタールーム分のシステムを構築(AA, AI, timing等は借りた、後に日本で同等の物を作成)

1. Real time systemの構築
2. CLIO用16kHzループのテストコンパイル
3. ADC/DACの認識、信号の読み込みと、発信
4. 長期データの保存テスト
5. モニター用PCの構築(持っていったMacBookのLinux上)
6. AI/AAの伝達関数測定
7. AI/AA, ADC, DACのノイズ測定
8. 全ループの遅延測定



- LIGOはデジタル制御を有効に使い、複数台の感度を同じにできる技術がある
- 近年AdLIGO用にコンパクトなデジタル制御システムを開発した



LIGOとの共同開発で米国California工科大学にてCLIOセンタールーム分のシステムを構築した、現在輸送準備中



- 1st stage, 2nd stageに分ける
 - これからはいかにいいソフトを書くかという時代になるだろう

1st stageの目標

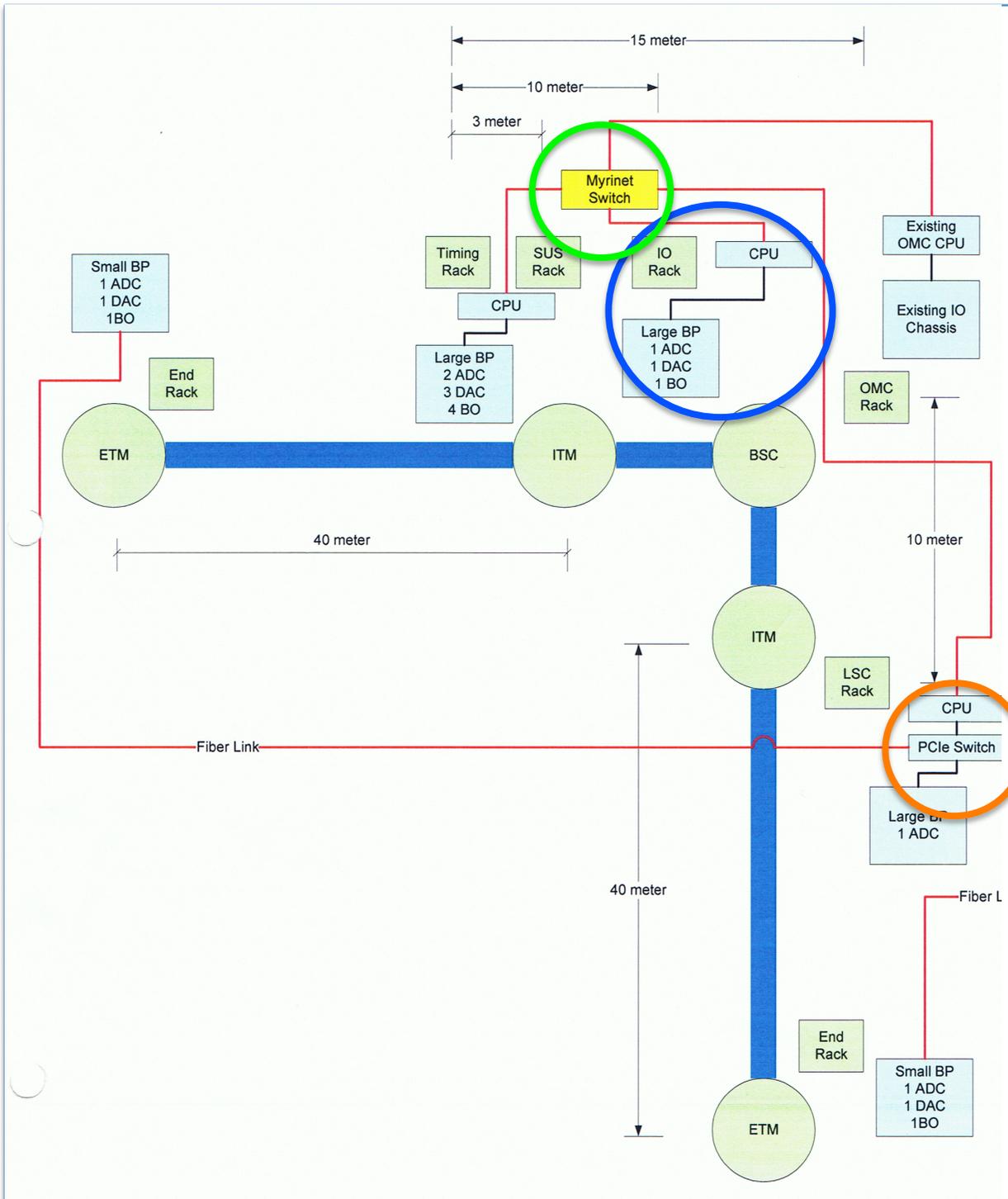
- Per armの制御 (Massに返すのみ) をデジタル化する
- アナログと同じ感度をデジタル上で出す
- 長期モニターチャンネルの設置
 - レーザーパワー、温度、地面振動等を記録する

2nd stageの目標 (2009年7月以降)

- In-lineからMC endへ返す信号のデジタル化
- MC feedaround、MC servoのGain、Boostのスイッチング
- アライメント信号のデジタル化 (エンドまでの拡張)



- Per-line arm 光路長制御
 - 常時感度モニタ
 - 自動ゲイン調整
 - レーザーパワー、地面振動等長期モニタ
- 2nd phase 7月以降
- In-line arm信号を使ってのMC光路長制御
 - アライメント自動調整
 - ビームセンタリング
 - I & Q 復調によるdigital phase shifter
 - MC Wave Front Sensor (WFS)
 - Arm cavity Wave Front Sensor (WFS)
-



• 今回のCLIO1stの規模

• Endまで届けるのに必要

• 複数の計算機をつなぐのに必要

LCGTにかかるコスト(概算)

- 計算機 3台 x \$4K = \$12K
- 拡張box 5台 x \$4K = \$12K
- ADC 6枚 x \$4K = \$24K
- DAC 6枚 x \$4K = \$24K
- BO 7枚 x \$0.3K = \$2K
- Optical adapter 5台 x \$1K = \$5K
- Optical cable 3km x2, 100m x6 計\$20K??
- PCIe switch \$4K
- Myrinet switch \$4K??
- Software \$12K
- Analog circuit (AA/AI/WT/DWT各\$2kと仮定x24台) \$48K
- Timing \$15K??

Total \$180K



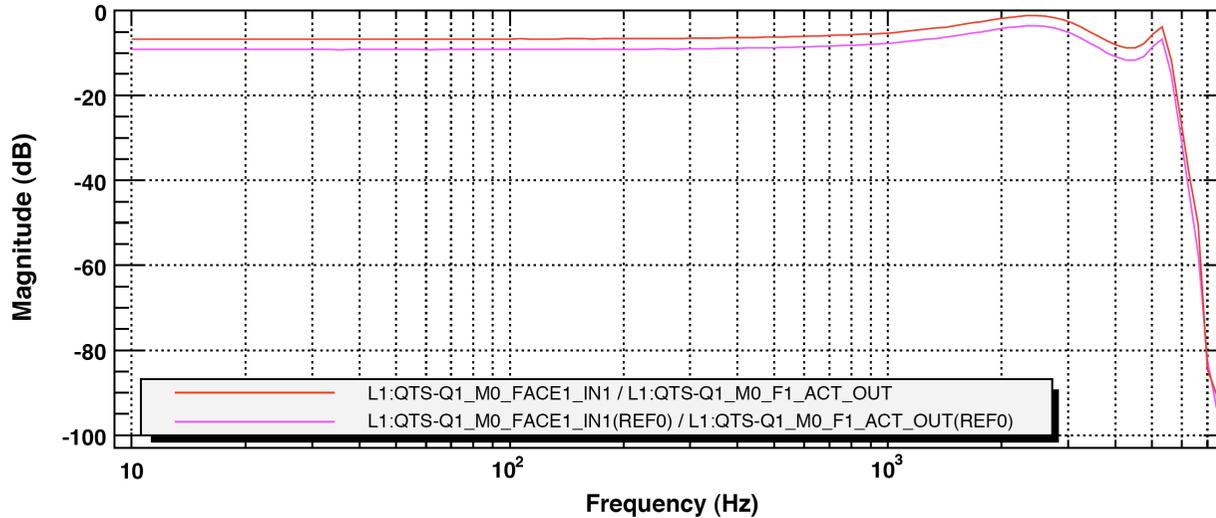
Appendix



全ループの遅延特性



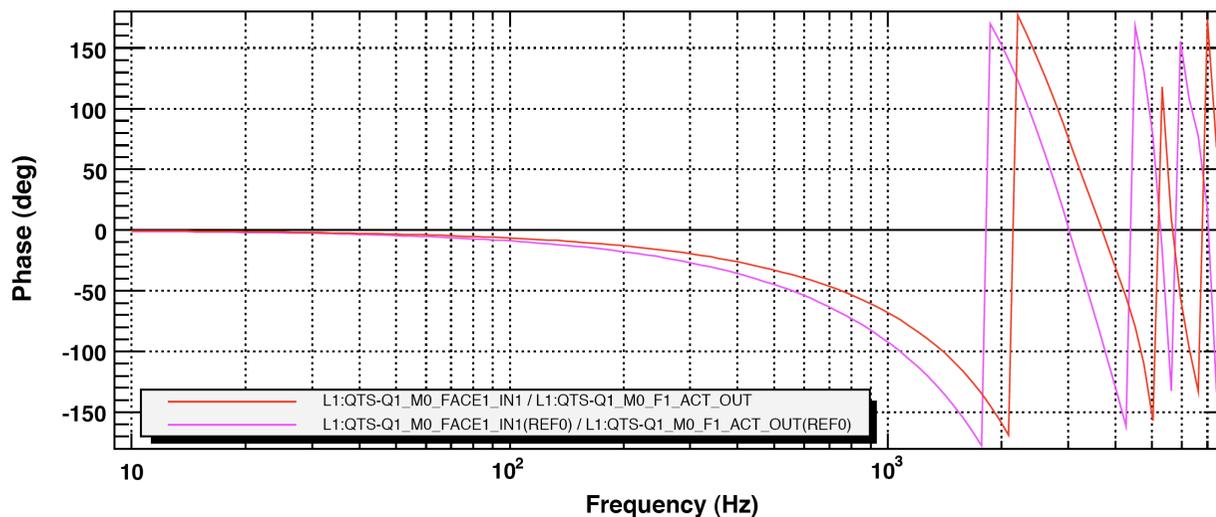
Transfer function



- デジタルの出力と入力をケーブルでつなぎ、デジタルの出口から、デジタルの入り口までの伝達関数を計算機内で測定

- ピンクが10kHzのアナログAA/AI有り
- 赤がアナログAA/AI無し

Transfer function

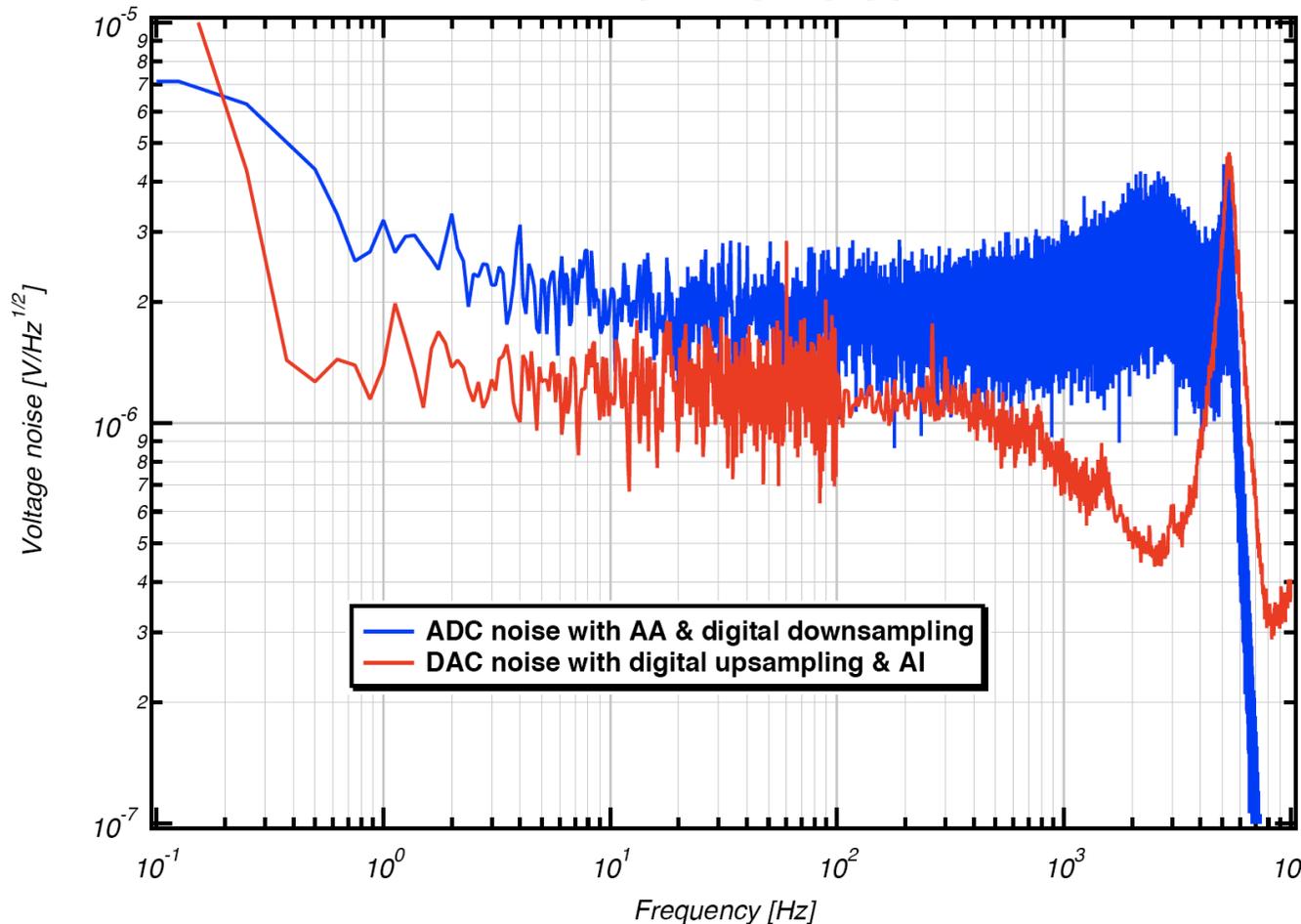


- 5kHzのローパスはソフトウェアAA/AI

- AA/AI込みで、100Hzで10度程度、300Hzで30度程度の位相遅れ
- UGFは予想通り数100Hzまで

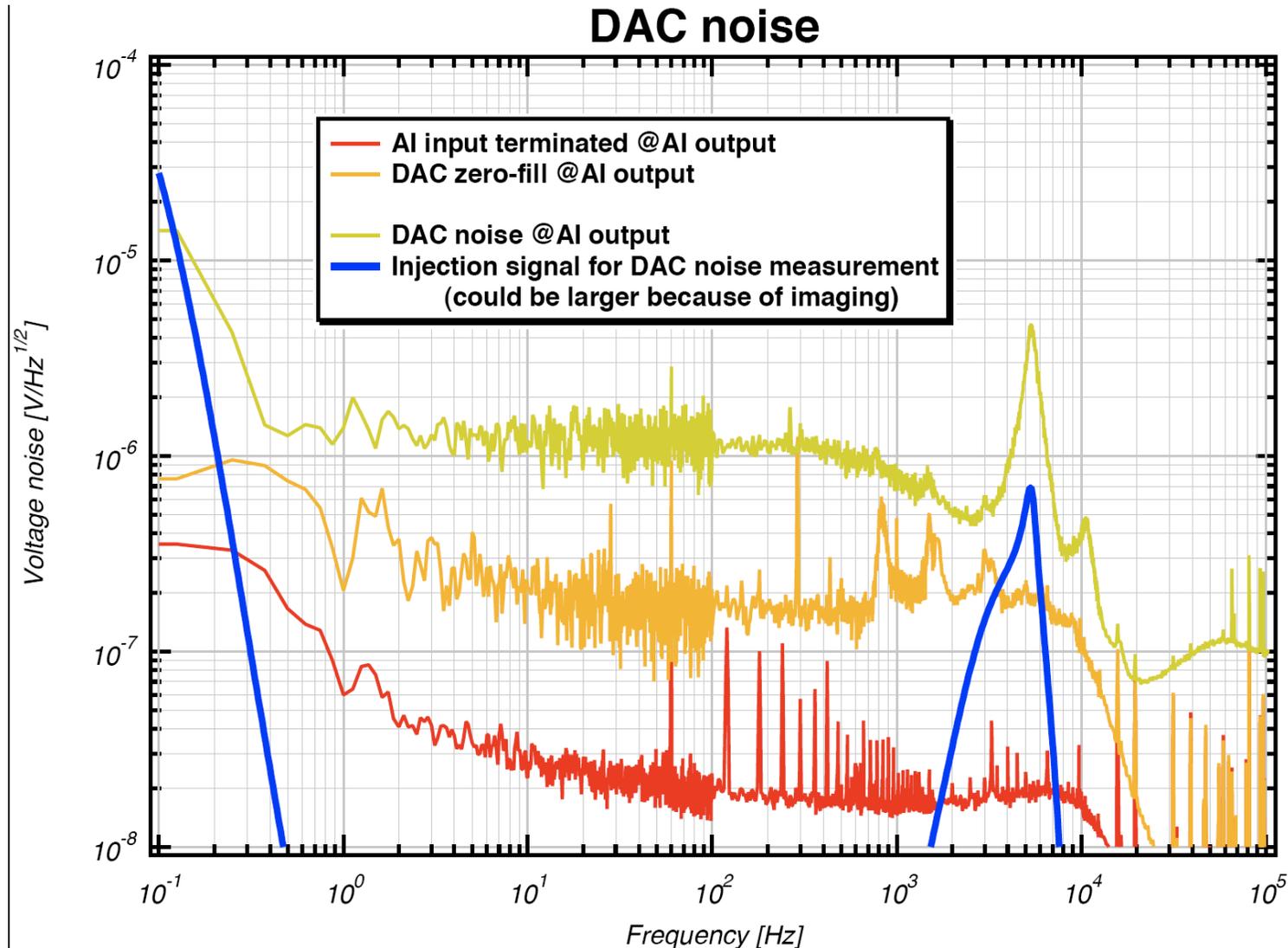


ADC/DAC noise



- ADC/DACともに数 $\mu\text{V}/\sqrt{\text{Hz}}$ 程度とかなり良い
- ADCの数kHzの盛り上がりとは5kHz以上がカットされているのはsoftware AAのため
- DACの1kHz以上は入力信号によるピークが出ているため正確でない
- 他に目立ったピークもなく、非常に素性の良いADC/DACである
- whitening、dewhitening filterを導入することにより、高周波でのノイズを軽減

DAC noise





速いループ: ~16kHz



- Mail loop
 - MatlabのSimulinkを利用したGUIで構築、Real time Linux上で動く
 - 基本パーツはfilter, gain, switch, matrix, test point, excitation, 及び四則演算等
 - 日本でCLIO用に本格的なコードを書く必要がある

Frame Builderを利用した測定、解析ツール群

Dataviewer: oscilloscopeのようなもの

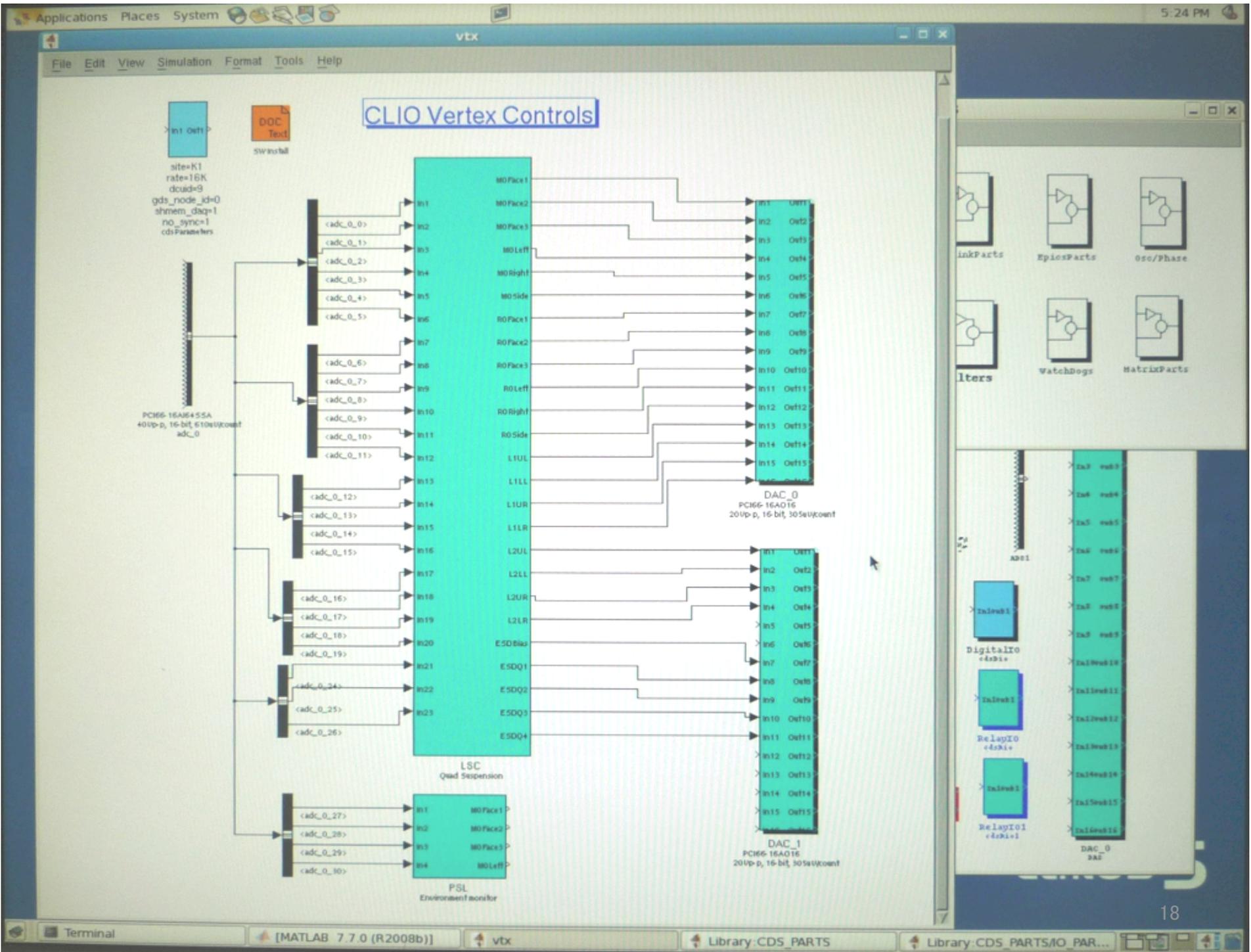
- 現在だけでなく過去のデータも参照可能

デジタルFFTアナライザ

- ノイズレベル測定 (FFT)
- 任意のチャンネルでOpen loop、Close loop等の伝達関数測定 (swept sine)

Foton: デジタルフィルタ作成ツール

- フィルタの設計 (ZPK、Notch、Resgain, BW、Elip、Chev、Comb...)
- ロックを落とさずに作ったフィルターをループに適用可能





Foton --Digital filter generator--



File Plot Window Help

Design Graphics

Style X-axis Y-axis Legend Param
Traces Range Units Cursor Config

Graph: Transfer function

0 1 2 3 4 5 6 7

Active

Channels
A: current_in
B: current_out

Style
 Line solid 1.0
 Symbol circle 1.0
 Bar solid 0.10

Transfer function

Magnitude (dB)

Frequency (Hz)

current_out / current_in

T0=25/05/2005 20:53:30 C1LSC.txt

Transfer function

Phase (deg)

Frequency (Hz)

current_out / current_in

T0=25/05/2005 20:53:30 C1LSC.txt

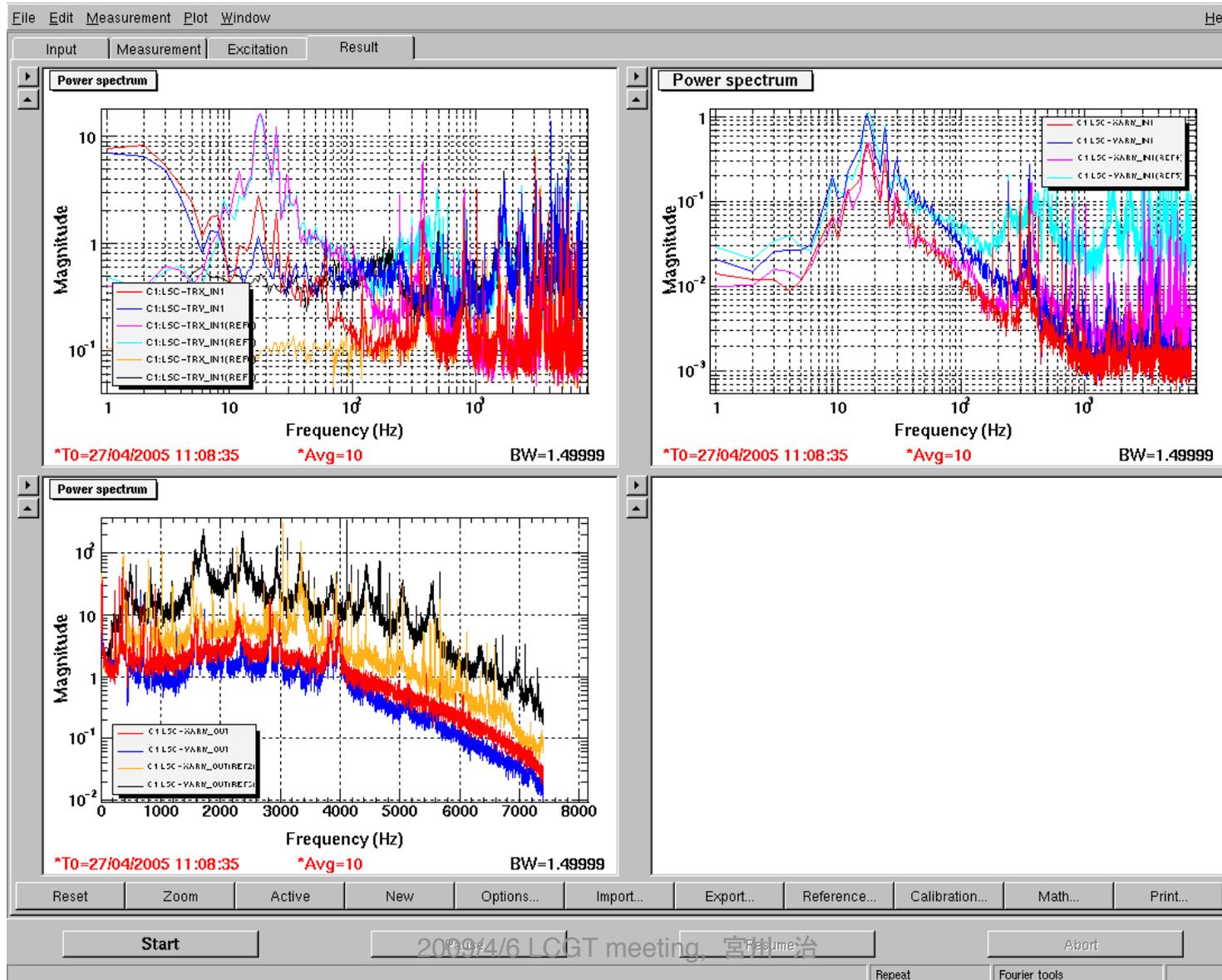
Reset Zoom Active New Options... Import... Export... Reference... Calibration... Math... Print...

Bode Plot **Step Response** **s-Plane Roots** Save Load Coefficients Exit

Complex

Add Remove Modify Clear Sort

Cancel





- EPICSで管理されている、主に速いループのモニタ、スクリプト制御のためのループ

Softwareの一例

MEDM: graphical user interface

- マニュアルでゲインを変えたり、スイッチをオンオフしたりできる
- ボタンを押すことでスクリプトを呼び出すこともできる

Ezcademod: デジタル変調復調

- shell上で走るコマンドの一つ、スクリプト内で使うこともできる
- 使用例: ロック後、鏡の角度をゆらして変調、透過光を復調→復調信号を鏡の角度に返しアライメントが最適になるよう制御

BURT: 干渉計パラメータの記録(デフォルトで10分毎)、任意の時間を再現

- その他様々な制御コマンドをスクリプト(sh, perl, python等)に記述することにより、干渉計オペレーションの自動化が可能
 - 例: ロックアクイジションスクリプト、ダウンスクリプト、アライメント自動調整、復調位相自動調整、ビームセンタリング自動調整
- **CLIO用のMEDMメニュー、スクリプト等をこれから書く必要がある**

Applications Places System 1:51 PM

L1QTS_QUAD1.adl

L1QTS_QUAD1

NO Input Filter QDOF Filters Output Filter

LEFT RIGHT SIDE

FACE1 FACE2 FACES

R0 Input Filter QDOF Filters Output Filter

LEFT RIGHT SIDE

FACE1 FACE2 FACES

QInput Signals

UI LSC POS ASC PET ASC YAW QPOS QUR QUL QUR QLL QOUT

ILSEN URSEN LLSEN LRSEN

PEN LSC POS ASC PET ASC YAW QPOS QUR QUL QUR QLL QOUT

ILSEN URSEN LLSEN LRSEN

QFE Diagnostics OVERFLOW Data Acquisition Matchbox QES3 Restart

CPU TIME 33 FE SYNC 14 ABC SYNC 55 BURST 55

DOU Id 9 DOU Rate 15 KByte/Sec 212

QES3 Load Coefficients: off file load complete

LLO

MO F1	277,8	RO F1
MO F2	0,4	RO F2
MO F3	0,5	RO F3
MO LFT	0,4	RO LFT
MO RGT	0,4	RO RGT
MO SB	0,4	RO SB

SetPoint: 0000 SetPoint

RESET OFF ON RESET

DAQ Status CPS SUM

FBI0	0x0	0	0
FBI1			

0x2000 - FB/FE config mismatch
0x3000 - Transmission error
0x4000 - Stopped or out of sync

Coeff file load complete

Coeff Reload Diag Reset

IRIGB Buff	0	no
SPPS Trig	0	us
ABC Sync	55	us
USR Time	14	us
CPU Max	53	us

L1QTS_Q1_MO_OUT.adl

L1QTS_Q1_MO_OUTPUT

EIMON 413,289

FLACT

CLEAR HISTORY LOAD COEFFICIENTS

F01 F02 F03 F04 F05

LIMIT 0,0

OUT 0,0

DECIMATION 55

HOLD OUTPUT 412

OUTPUT 412

OUTMON

L1QTS_Q1_MO_FACE1.adl

L1QTS_Q1_MO_FACE1

EIMON 0,000

FLACT

CLEAR HISTORY LOAD COEFFICIENTS

F01 F02 F03 F04 F05

LIMIT 0,0

OUT 0,0

DECIMATION 22,866

HOLD OUTPUT 202,533

OUTPUT 202,5

OUTMON

Ramp Time (sec): 0,000

22