
ADC/DAC線形性測定

2011/June/08

Digital Meeting

大石奈緒子

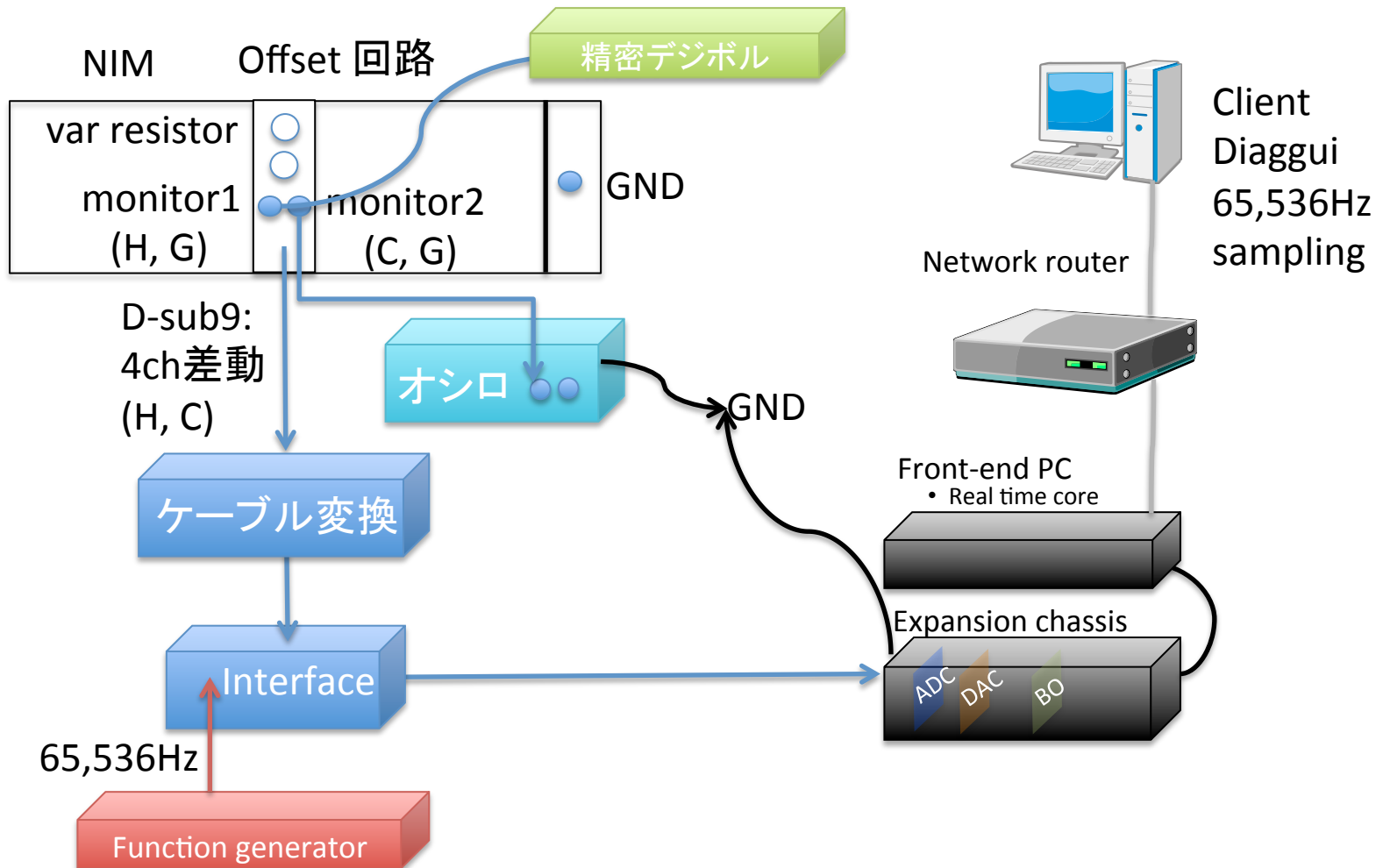
目次

- 前回の測定(ADC)
- DACの測定
- DACを用いたADCの測定
- 課題

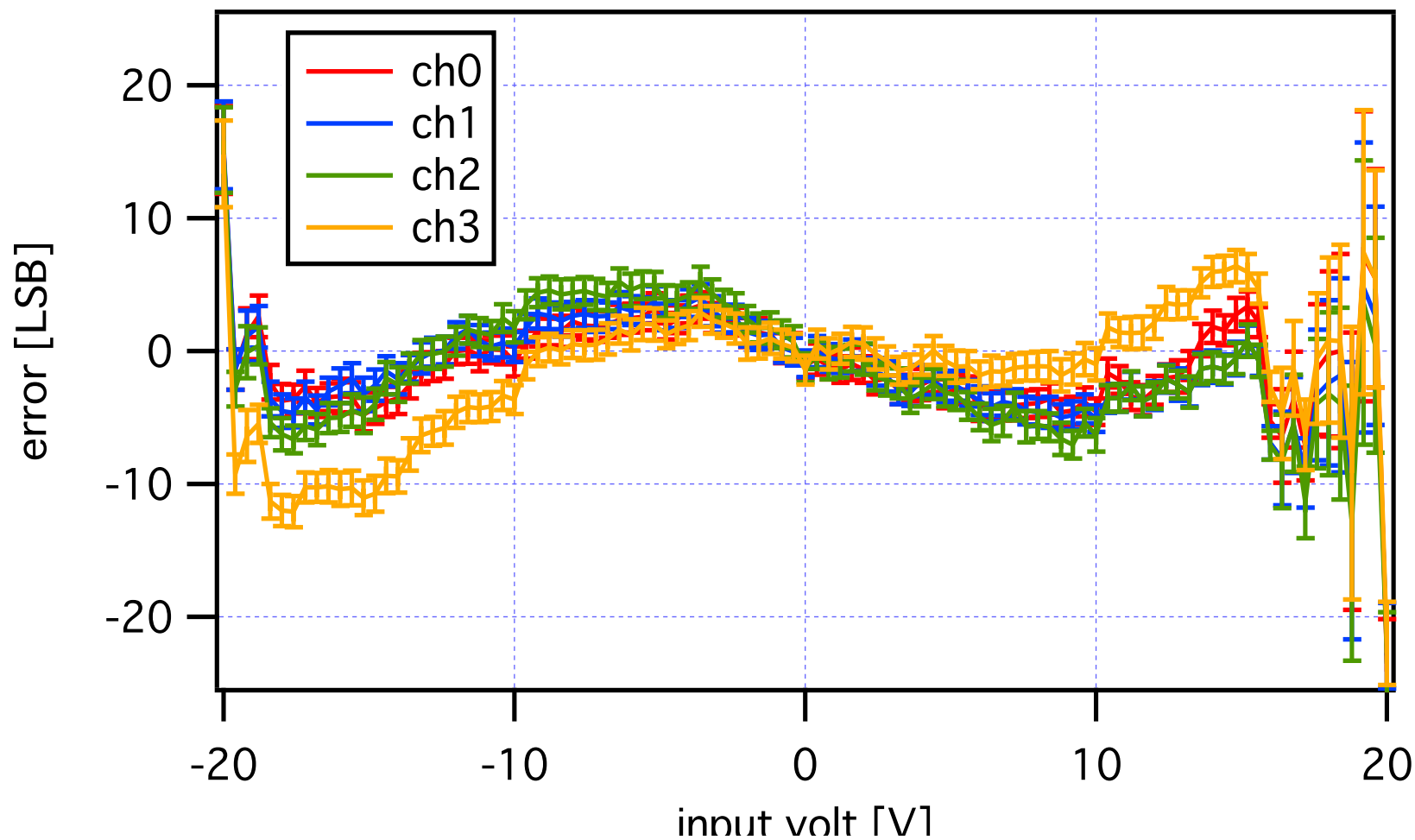
前回の報告(ADC)

- アナログ回路から、高安定な出力を出して、64kHzサンプリングでADCの測定値を評価。
- カタログスペック:
Integral Nonlinearity: 0.008% of FSR
を満たすかどうか確認する。

測定系の構成



測定結果



Integral Nonlinearity: 0.008% of FSR = $40\text{V} \times 8 \times 10^{-5} = 3.2\text{mV} \sim 10\text{LSB}$

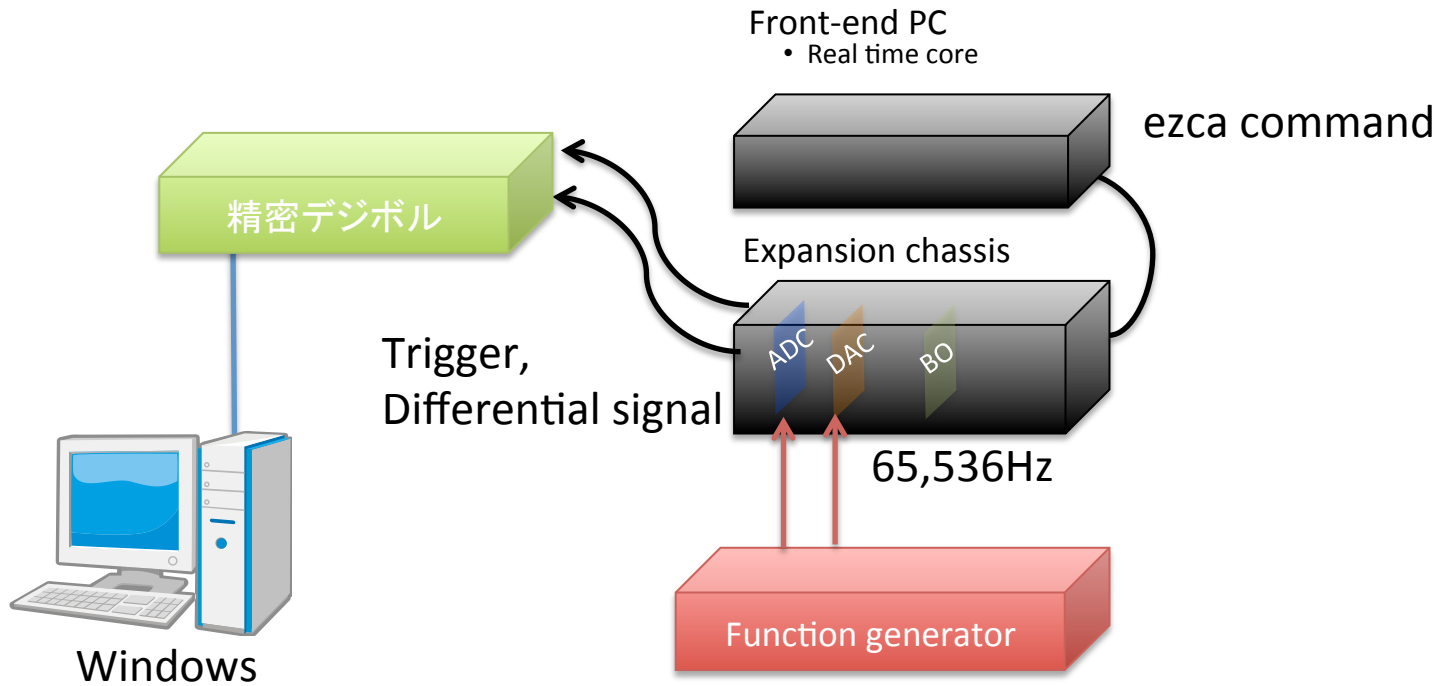
結果と課題

- 16V以上でのアナログ出力が発振。
→三鷹で調査。一部ハンダ付け不良。
- Ch3(と発振)以外はほぼスペック内。
- アナログ出力を手(可変抵抗器)で微調整するため、測定に時間がかかる。
→多数枚(全チャンネル)の評価については、DACを利用した測定方法も検討。

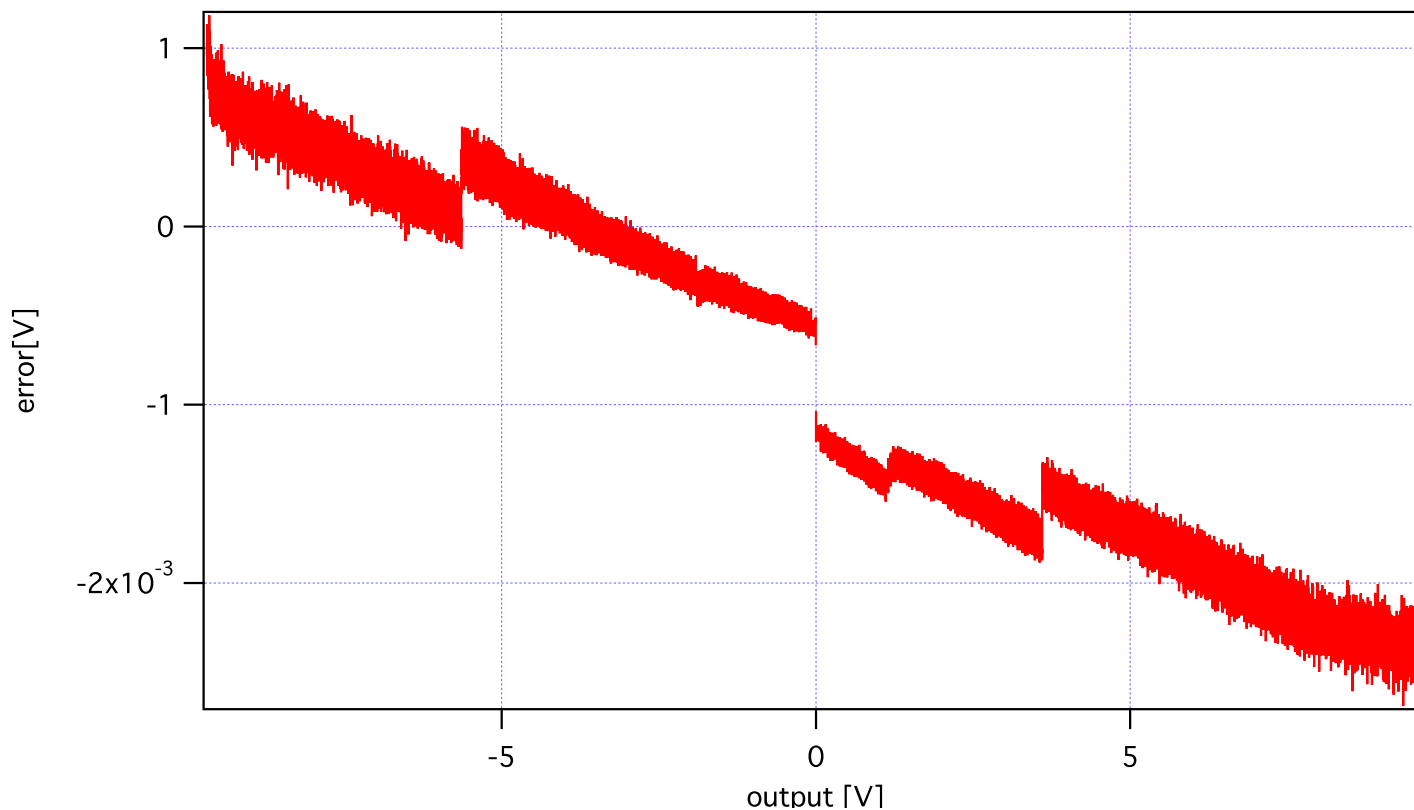
DACの測定

- DAC出力の評価を行う。
- DACの出力評価には、精密デジタルマルチメータ(Agilent 34410A)を用いた。
- DACの1chをデジタルのトリガに使い、別chの差動出力の値を評価。
- DAC出力には、ezca系のコマンドを用いた。
→遅い。

測定系



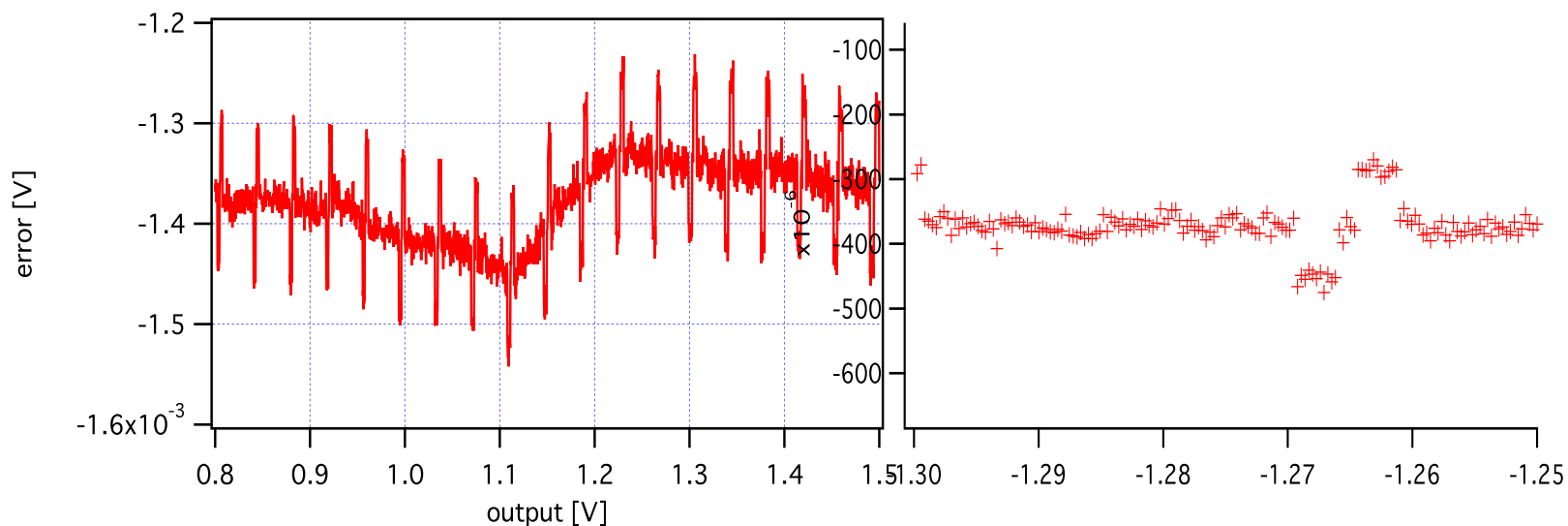
測定結果



値がとんでいるところは、
0については再現性がある。
他は測定系の問題か。

測定結果

- 周期的な値の変動がある。



- それでも、DACの出力の標準偏差はADCの1LSB程度。

課題と今後

- →DAC出力を精密デジボルでモニタしつつ、ADCの値を測定することは可能か。
- ADC出力は、Daigguiではなく、ezca系コマンドで、読むようにしたが、読み取りがうまくできていない。(10回測定したが、測定値は3回くらい同じ値が続き、違う値になるときは、数十cntずれる。)
- DACの出力レンジをADCレンジをと同じにする方法を調査。

まとめと今後の課題

- ADC測定系の問題に対し、回路のハンダ付け不良の問題を改善。再測定はこれから。
- DAC出力を精密デジボルで評価。
 - ビットとび、周期変動などがあるが、標準偏差はADCの1LSB程度。
- DACを利用したADC較正方法を検討中。
 - ezca系コマンドでテスト→時間がかかる。
 - ezca系のコマンドを使わない方法を検討中。
 - Linux(windows) driverを利用する
 - Ezcaではなく、matlabでmdlを作って測定する