

DGS meeting

2016/10/03

T.Yokozawa

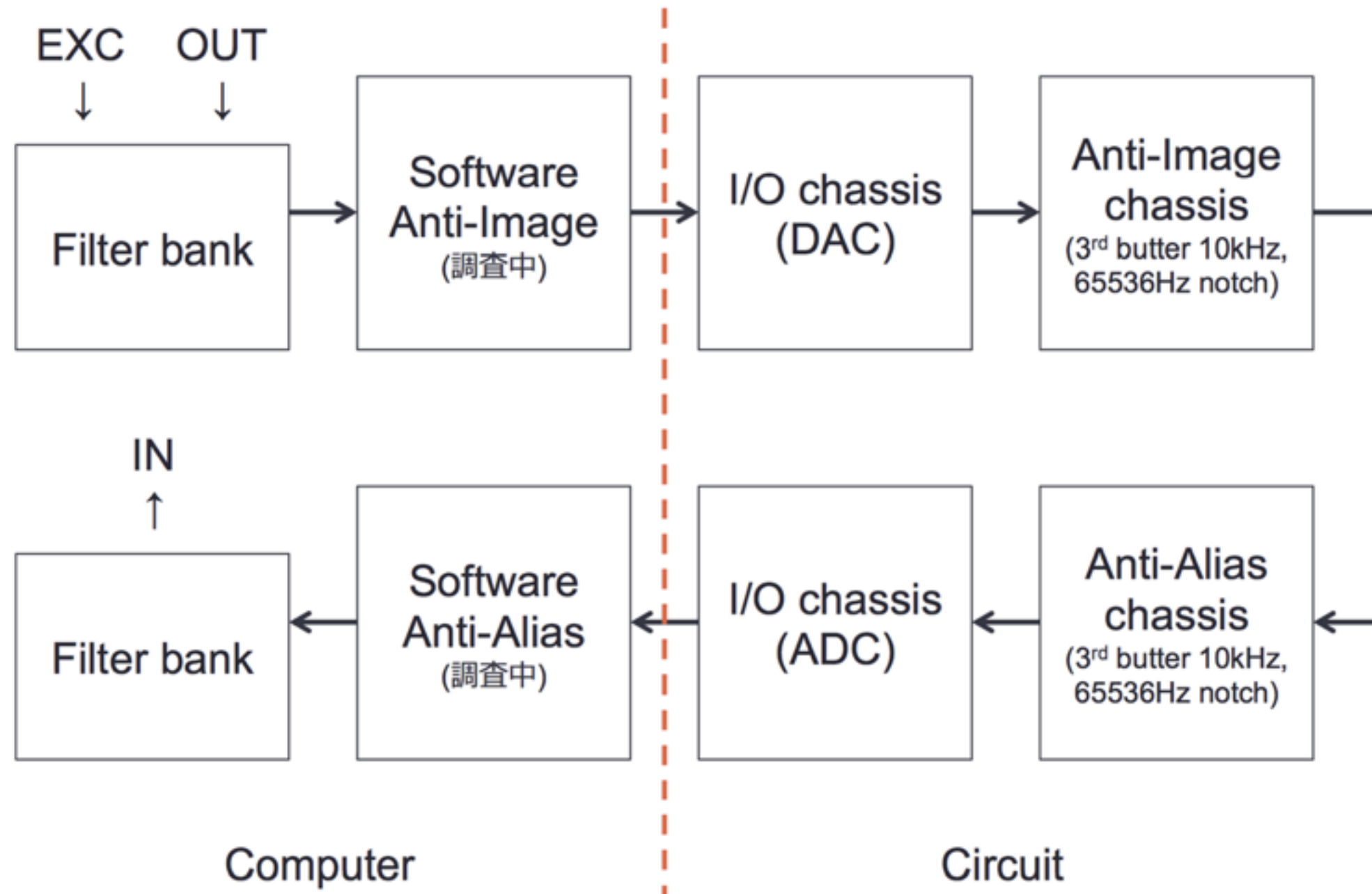
作業日程、作業者

- 9/14-16 横澤・北岡
 - ADCとDAC回路の確認、AA、AIとの接続の確認、その他
- 9/26-30 横澤・植木
 - DAC-ADCの遅延測定、ADC、DAC full checkに向けたセットアップ
 - function generatorを用いたADC回路チェック方法の確立
- 10/3-7 横澤・鍛冶
 - function generatorを用いたADC回路のチェック
 - (DAC fullチェックに向けたセットアップ)
 - (DAC fullチェック)

目的

- DAC-ADCの遅延測定(ほとんど植木さん作成のスライドを参照。)
- Hardware injection testで確認されたdelayの確認+回路full checkに向けた準備
- ADC full check
 - function generatorを用いた精密チェック
 - DACチェックの簡単かのためにチェック予定。
- DAC full check
 - 精密チェックしたADCを用いたセットアップを計画中

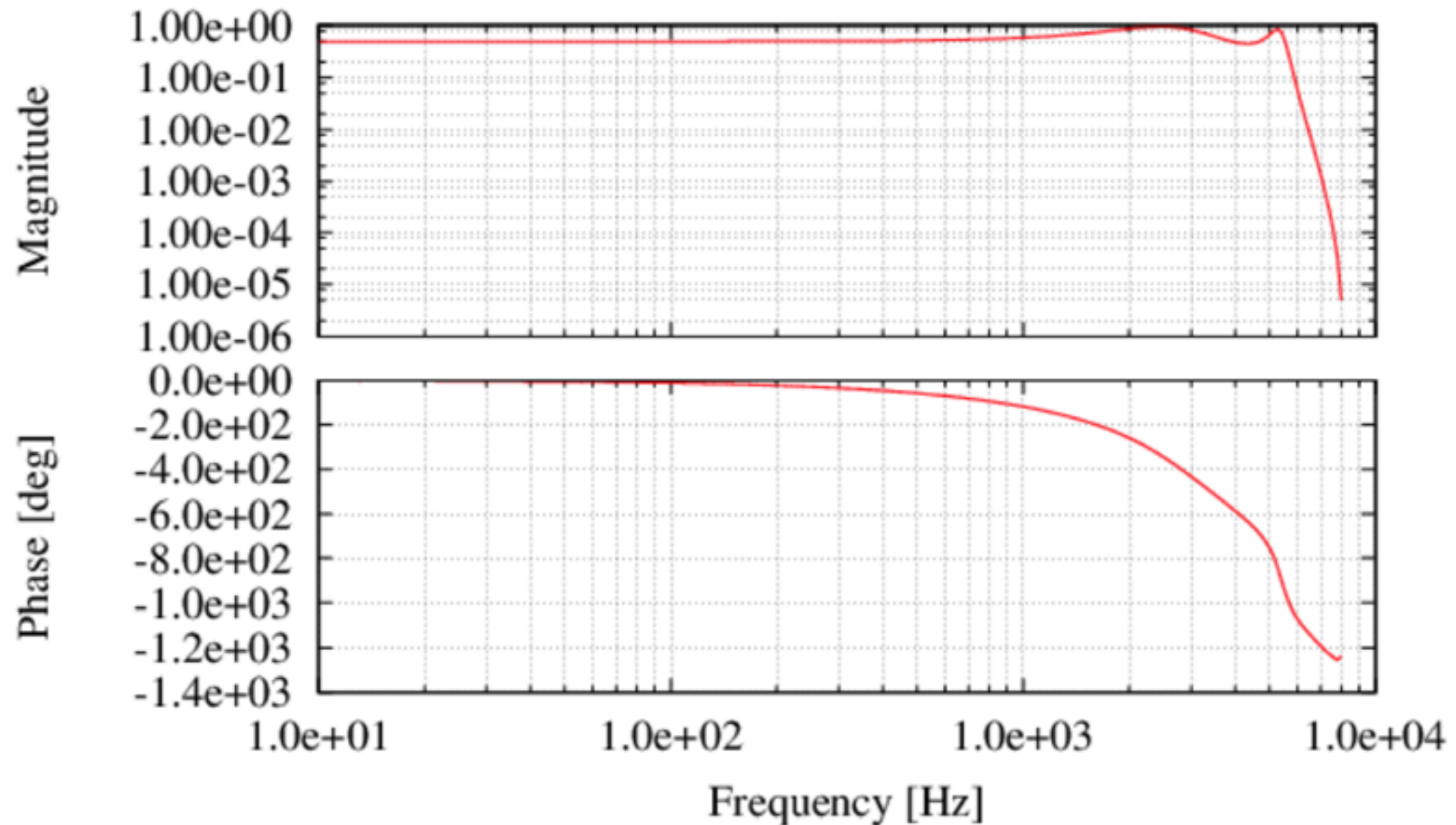
DAC-ADC遅延測定



DAC-ADC遅延測定

Transfer function

10~8000 [Hz] のsin波
100cycleで計算

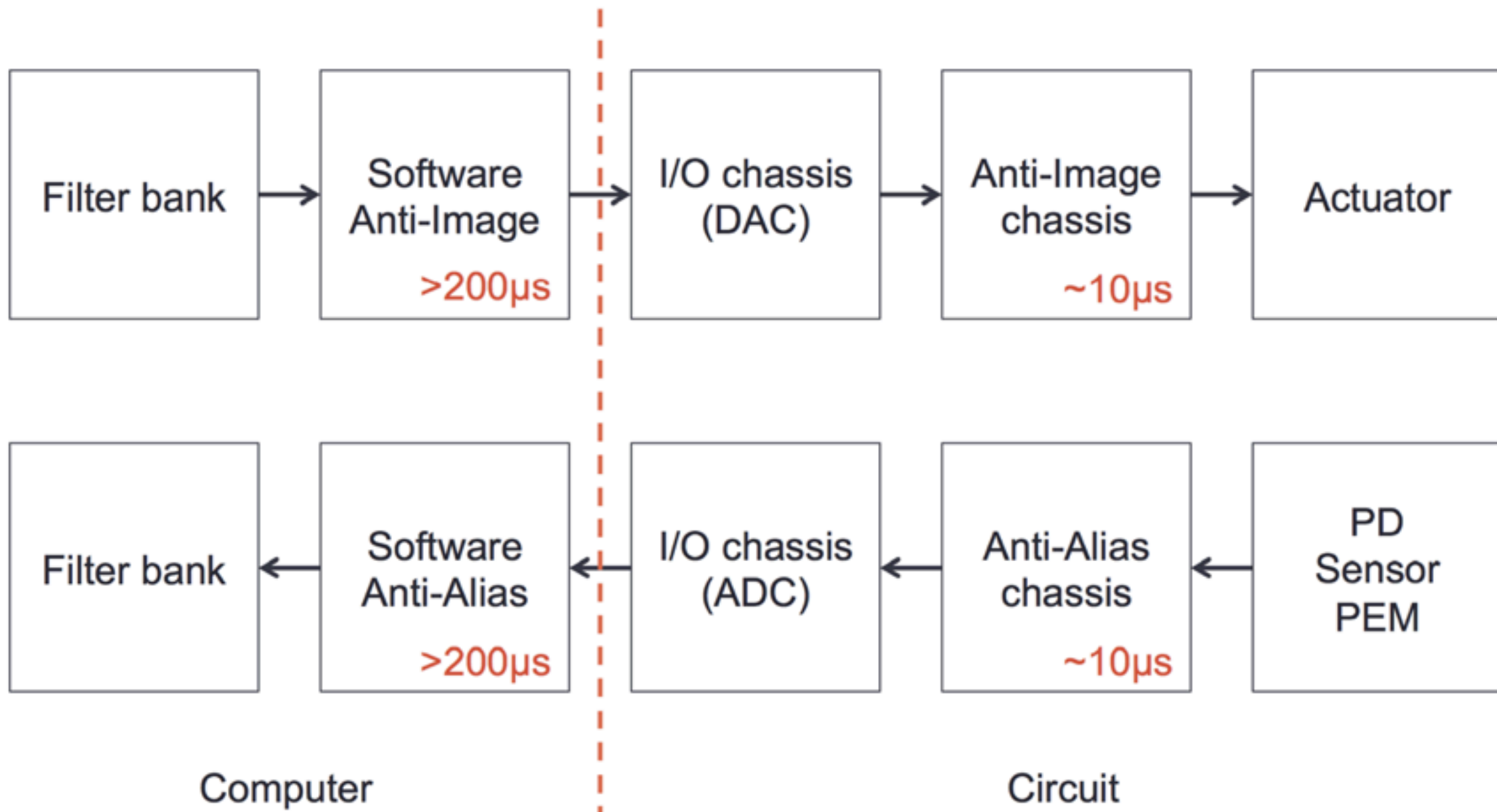


三代さん測定、Caltech2009測定と無矛盾。今後はlisoフィッティングツールを使ってみ
たいと思っておりますが、手が動かせるか微妙です。。

DAC-ADC遅延測定

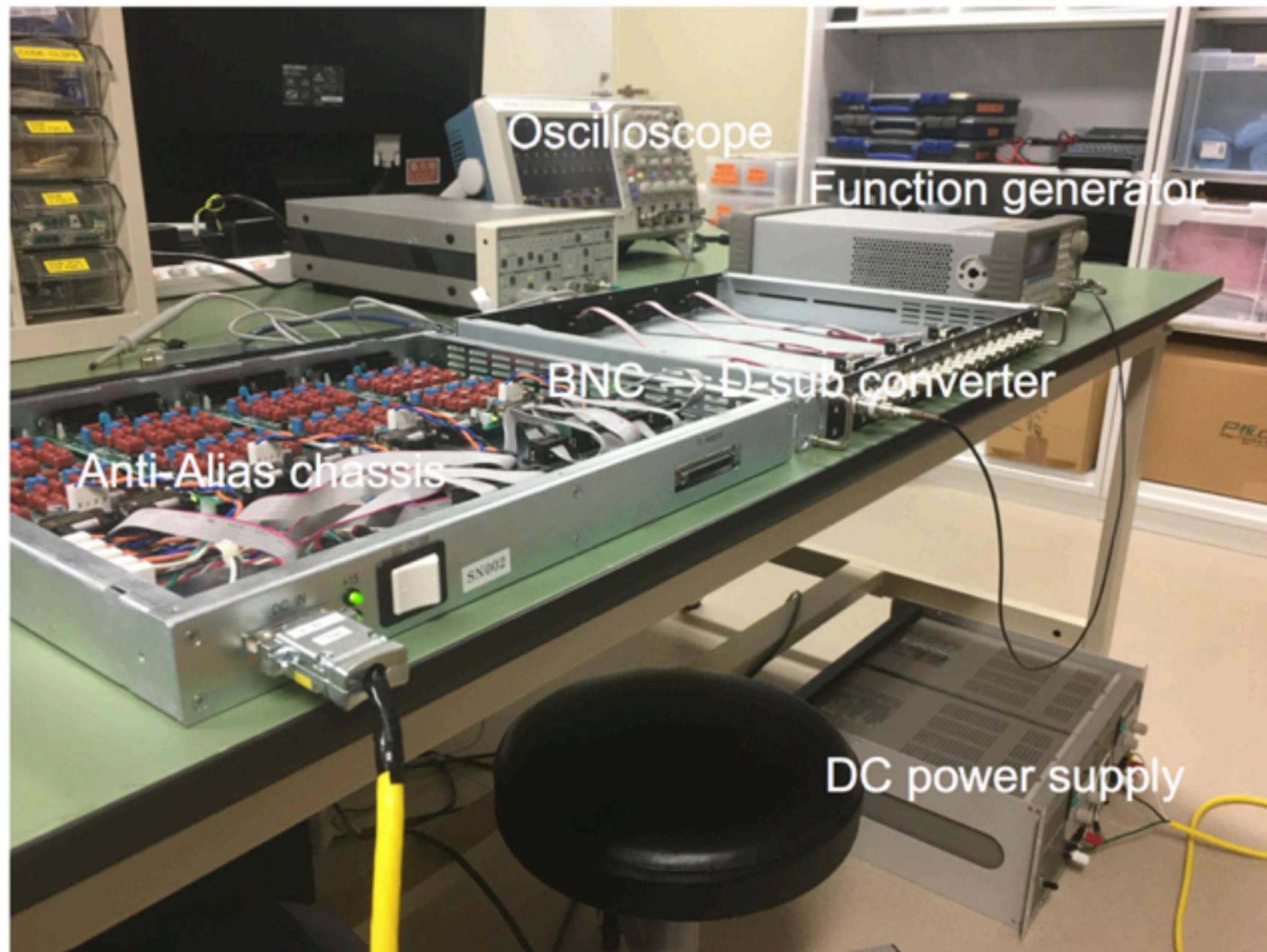
DAC-ADC (delay time)

※宮川さんの話より



DAC-ADC遅延測定

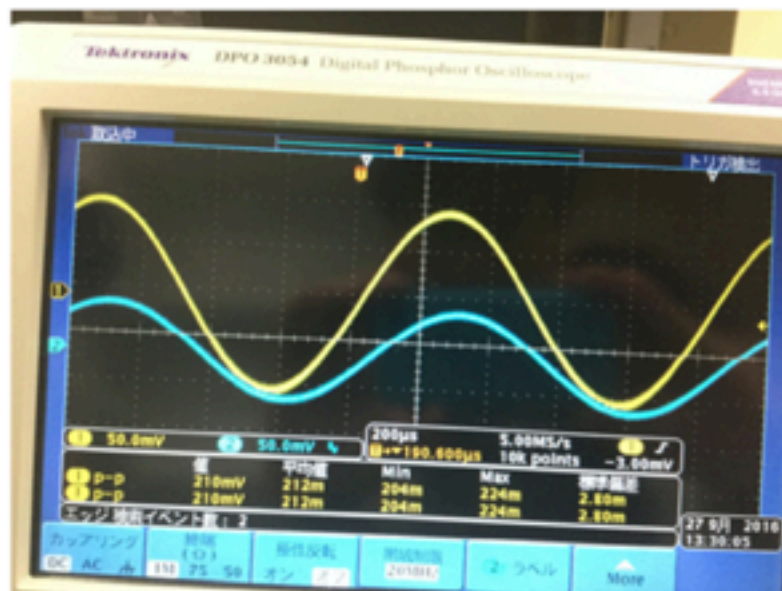
Setup (Anti-Alias)



DAC-ADC遅延測定

Signal (Anti-Alias)

黄 : 元の信号を測定
青 : AAを通った信号を測定



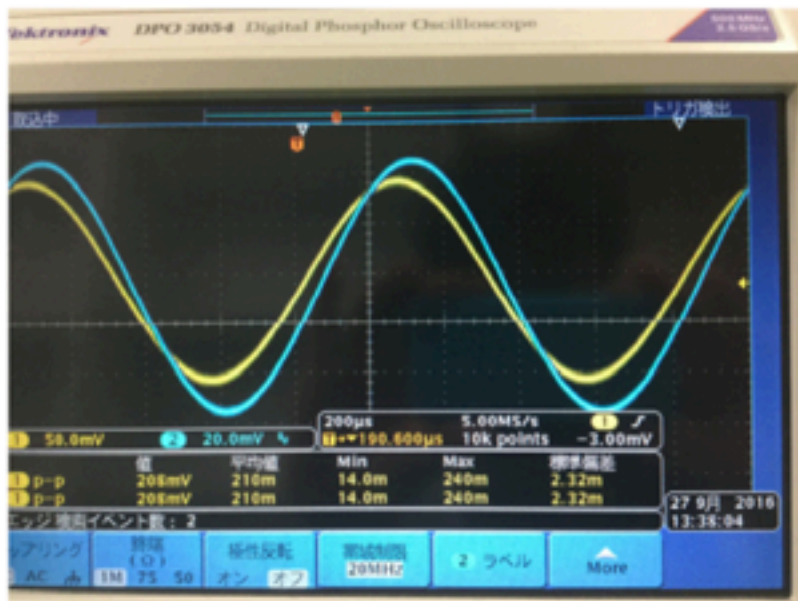
~10 μ sの
delayを確認

+のみを見たので
大きさは半分

DAC-ADC遅延測定

Signal (Anti-Image)

黄 : 元の信号を測定
青 : AIを通った信号を測定



~10 μ sの
delayを確認

+のみを見たので
大きさは半分
(レンジで拡大)

ADCの詳細チェック

Setup (Anti-Alias ~ ADC)



(Anti-Image chassis)

Anti-Alias chassis

BNC → D-sub converter

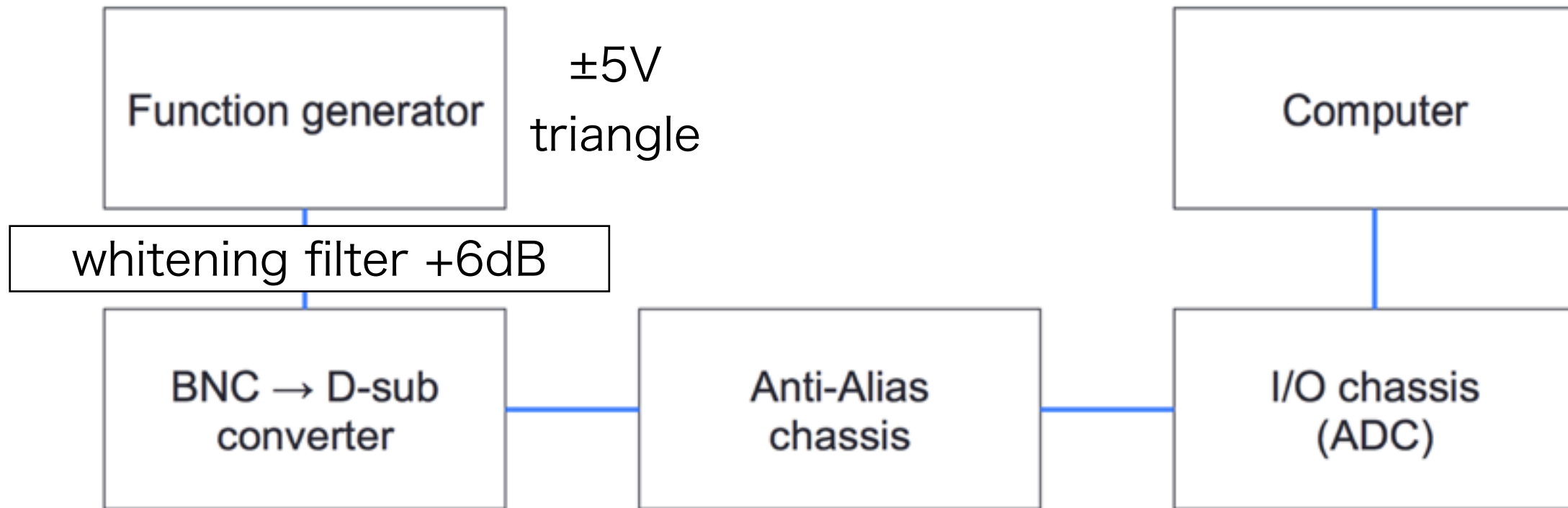
Function generator

I/O chassis

Computer

ADCの詳細チェック

Setup (Anti-Alias ~ ADC)

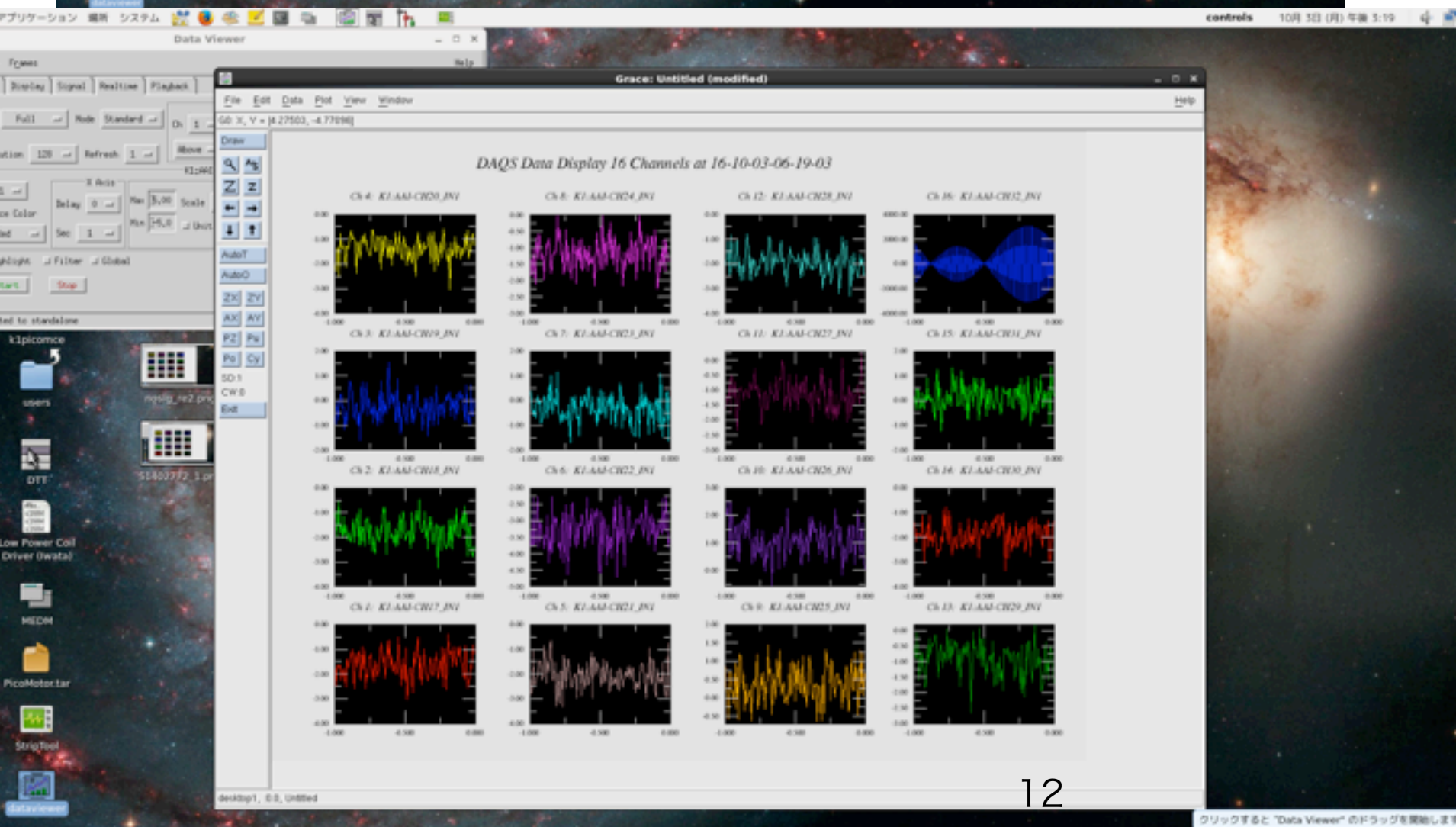
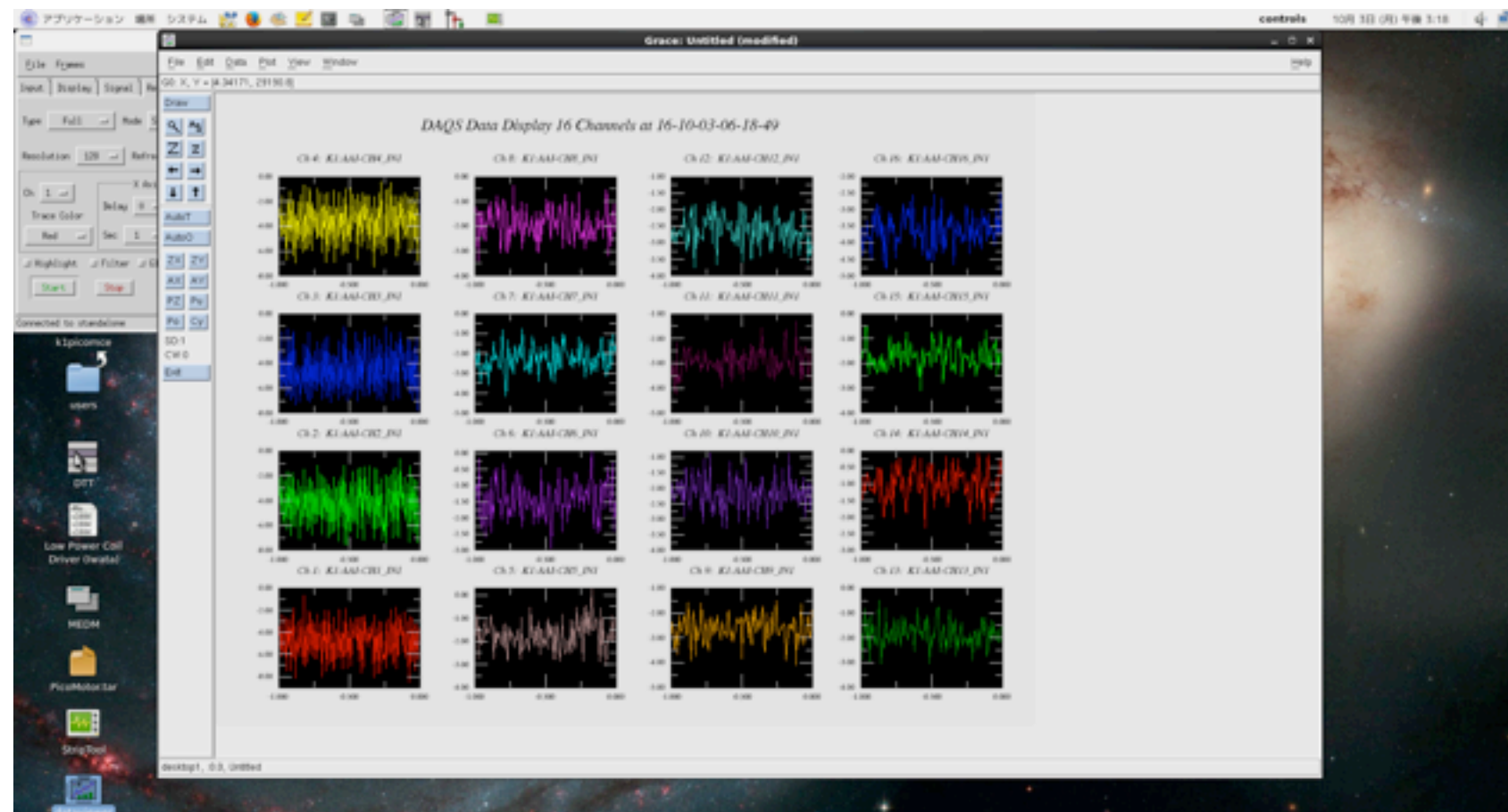


- ノイズチェック
- リニアリティーチェック
- 信用できるADCボードを作る

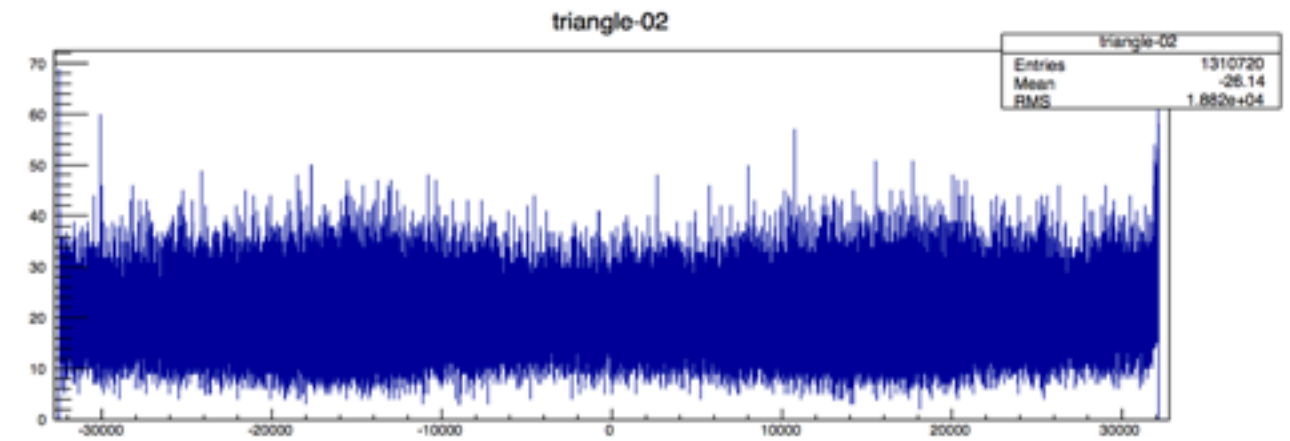
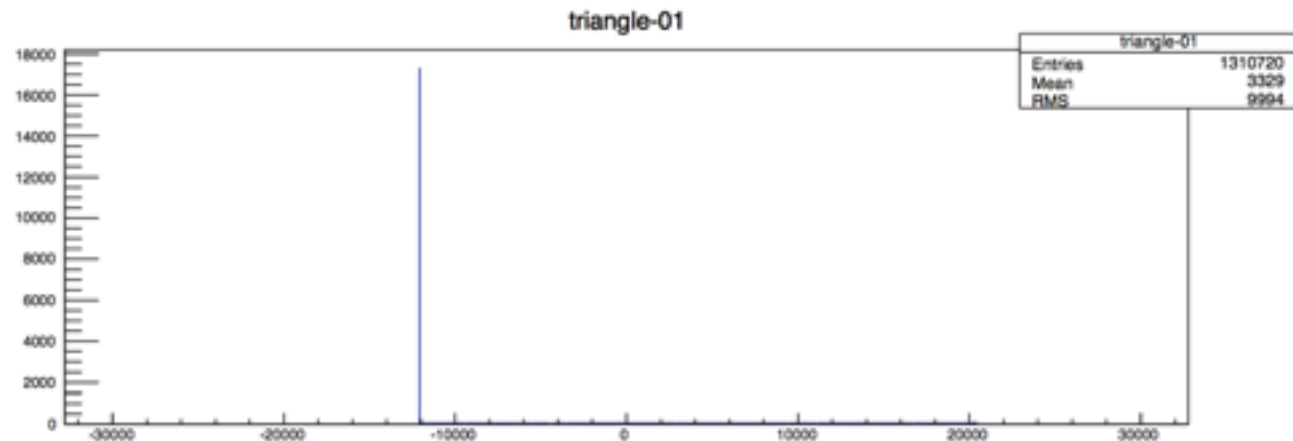
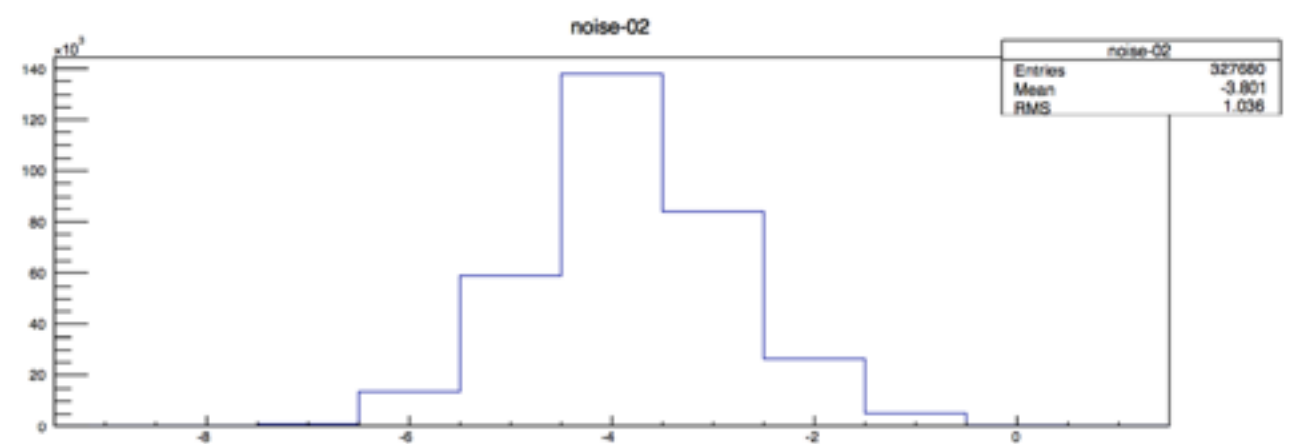
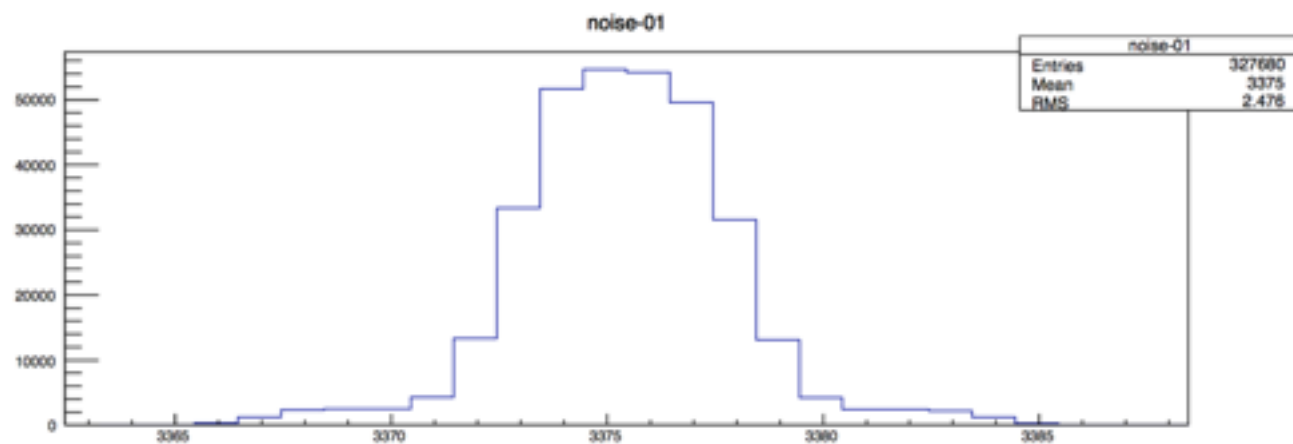
⇒ DACのフルチェックへ

信号を入れていない状態のADCノイズ測定

65536Hzで取得されるADC後の値(整数)をチェックしビット落ちがないか確認する。

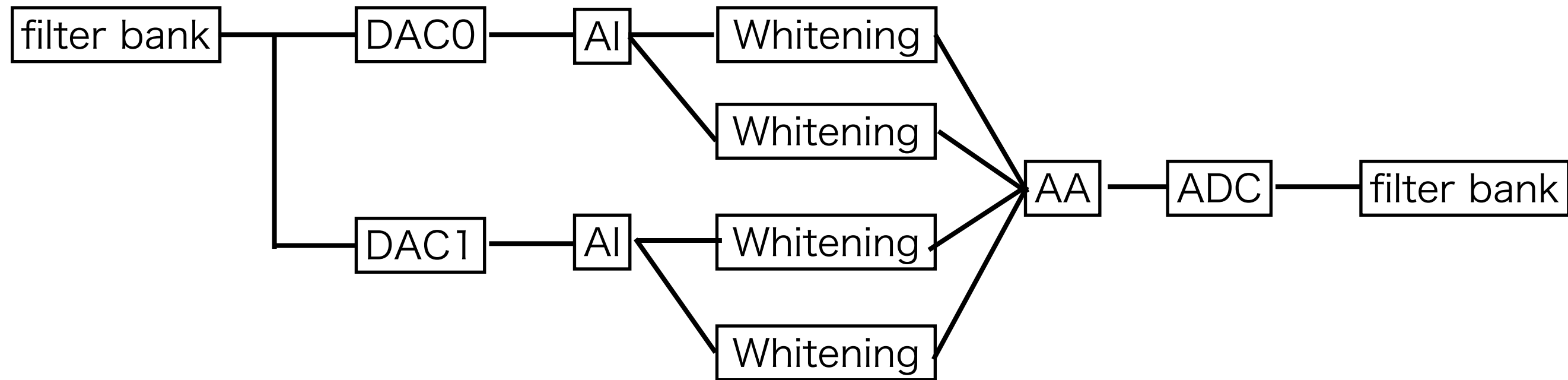


ADCの詳細チェック



あるADCボード(S1302030)のch1が正常ではないことを確認。他のチャンネルは、見た目問題なさそうだが、より込み入った解析を行っていきたい。
(bit落ち検定や、simulation結果との比較、linearityのチェック等)
別のADCボード(S1402772)に変更したらch1含めてeye checkでの異常は確認されなかった。

DAC full checkに向けたsetup



DAC 16ch $\pm 5V$ dynamic range

ADC 32ch $\pm 10V$ dynamic range

のため、DAC2個に対してADC 1 個が対応。

whitening filterを用いて、dynamic rangeを合わせる。

(DAC、AI 1枚、whitening回路2枚でも計測可能かもしれない)

filter bankに信号を入れて、frameに落とし込んでofflineで解析を行うことを計画中。

ADCの詳細チェック

