
ADC/DAC線形性測定

2011/Jul/06

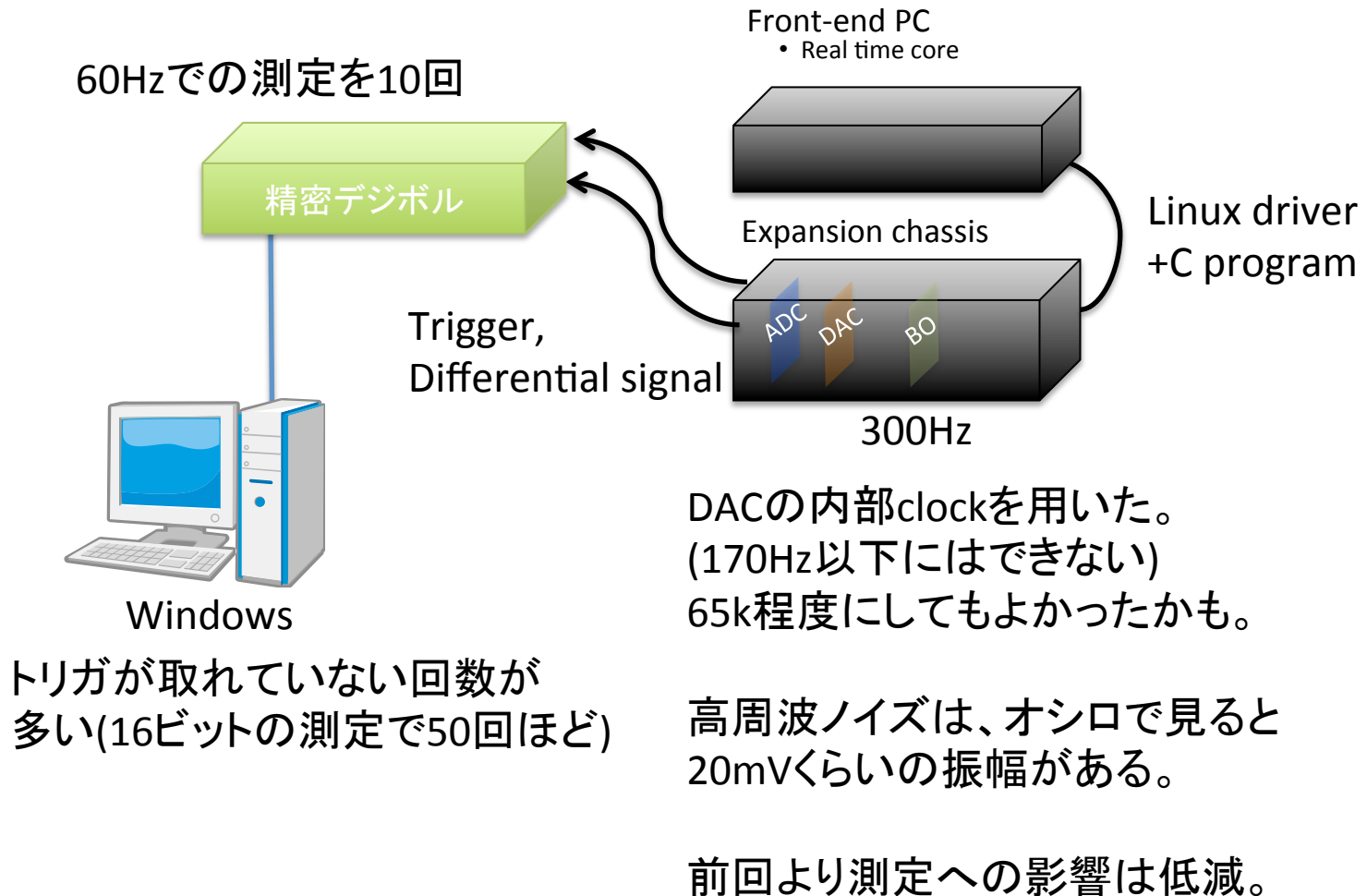
Digital Meeting

大石奈緒子

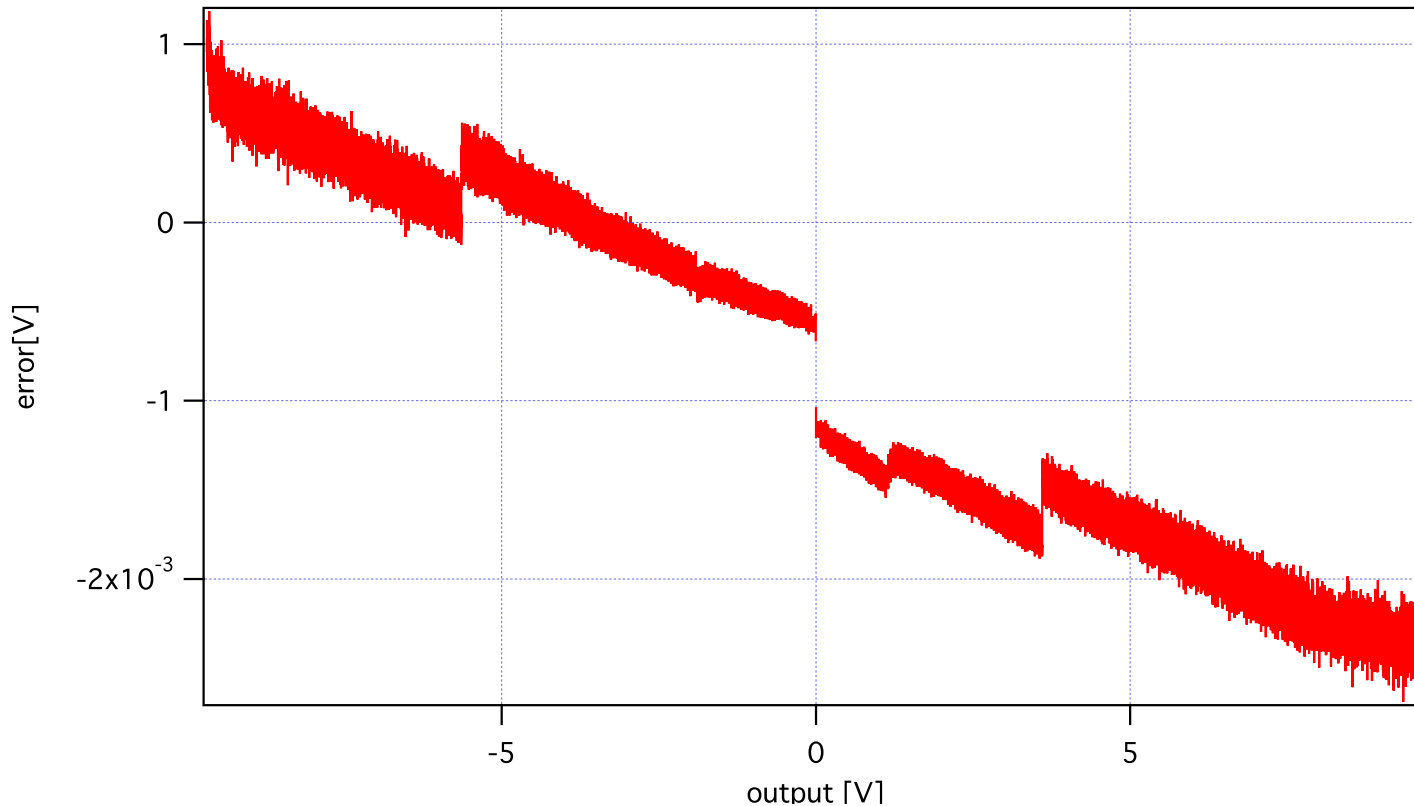
DACの評価

- 前回: 精密デジボルを用いた測定結果を報告
- 課題: ezca系コマンドは測定に時間がかかる。
- DACのLinux device driverソースコードの読み込み、バグの修正。
- アプリケーションコードの作成
- 測定結果を報告

測定系

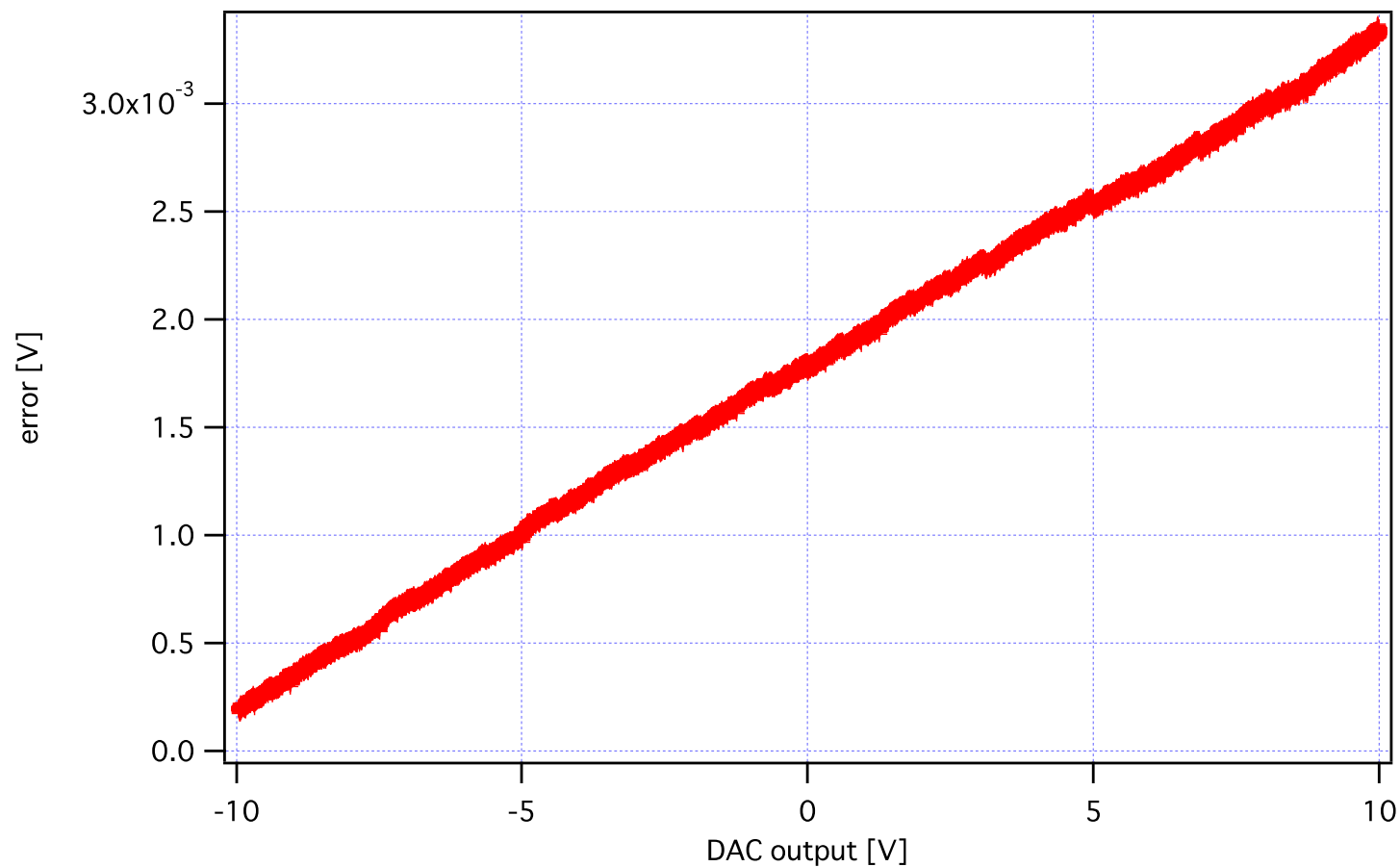


測定結果(前回)



値がとんでいるところは、
0については再現性がある。
他は測定系の問題か。

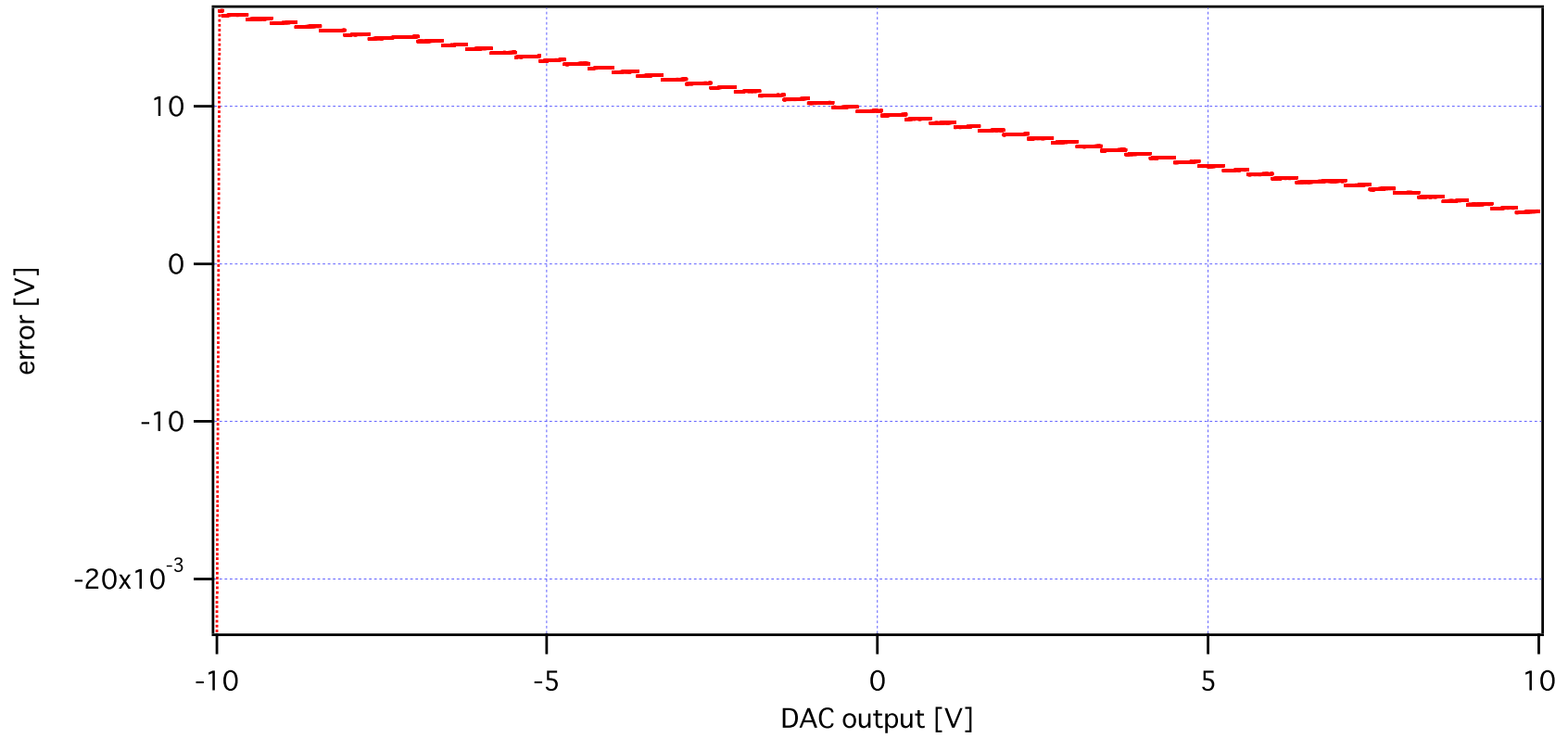
今回の測定結果(トリガ修正)



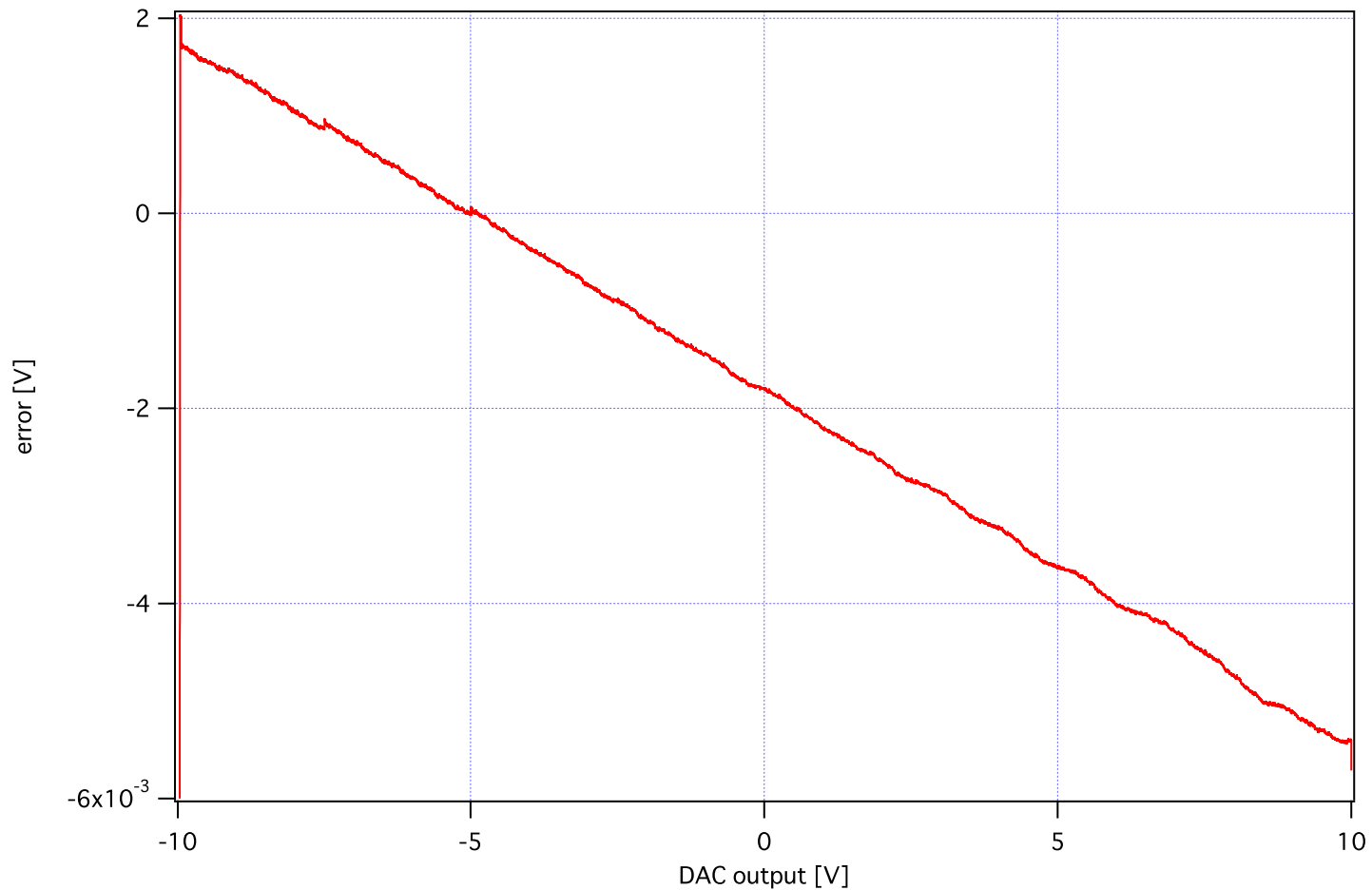
今回の測定結果

- 非線形性等の値は同程度だが、向きが逆。
(測定順も逆)。→逆向きで再測定してみる。
- ノイズが下がっている(内部CLKにしたためか)
- 問題点:トリガ落ち発生多数:50回ほど
- 0Vでのとび、1Vでの非線形性は再現せず
- 周期構造は見られず(高周波低減のため?)
- 最後200ビット程度で値が一定に。

測定結果（無修正）



測定結果(ch3)



トリガ落ち55回、非線形性約7mV/20V

課題と今後

- 逆順での測定を行う。
- トリガ落ちの原因を調べる(ADCでのモニタ等を検討)。
- ADC評価への応用: 現在使用しているDACは差動出力で、 $\pm 10\text{V}$ が最大出力なので、ADCの差動入力レンジ $\pm 20\text{V}$ をカバーすることはできない。ビット単位での測定が高速にできるので、準備はしておく。

参考文献

